

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-46589

(43) 公開日 平成7年(1995)2月14日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/24

H 0 4 N 7/ 13

Z

審査請求 未請求 請求項の数7 F D (全 14 頁)

(21) 出願番号 特願平5-204752

(22) 出願日 平成5年(1993)7月27日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 中屋 秀雄

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

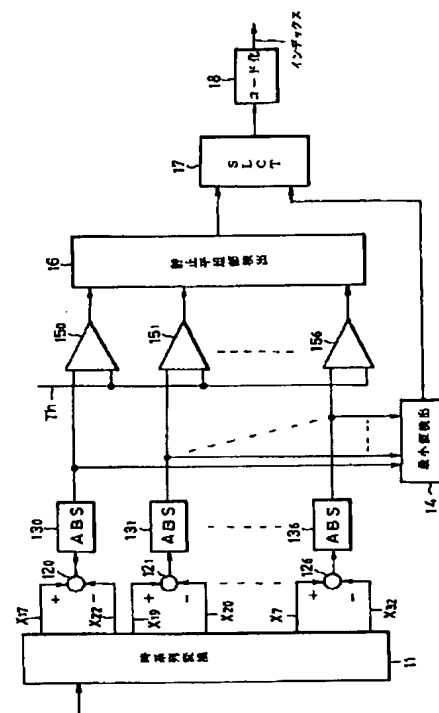
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 デジタル画像信号処理装置

(57) 【要約】

【目的】 間引き画素の補間値を作成したり、推定値を作成する時に、その画素を含む画像の局所的特徴を表すクラス分けを行なうことを可能とし、然も、クラス数を実用的な個数で抑える。

【構成】 時系列変換回路11によって、注目画素の空間的および時間的に近傍の複数の画素データが同時に出力される。垂直方向、水平方向、斜め方向、時間方向の整列する2画素の値の差分値が減算器12₀～12₆により形成され、絶対値に変換される。最小値検出回路14は、この絶対差分値の中の最小値を検出する。絶対差分値が比較回路15₀～15₆でしきい値Thと比較され、静止平坦部検出回路16は、全ての絶対差分値がしきい値Thより小さいときに、その小領域を静止平坦部として検出する。選択回路17は、静止平坦部の検出結果を優先的に出力する。静止平坦部以外では、最小値検出回路14の検出結果を出力する。検出結果がクラスを指示するインデックスとして出力される。



【特許請求の範囲】

【請求項1】 注目画素の値を上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成することを必要とするデジタル画像信号処理装置において、

入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素を使用して上記注目画素のクラスを決定するクラス分類手段と、

上記入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、上記注目画素の値を作成した時に、作成された値と上記注目画素の真値との誤差を最小とするような、係数を上記クラス毎に発生する係数発生手段とを有し、

上記クラス分類手段は、複数の方向の上記参照画素間のレベル差に基づいて、複数の方向の相関の程度をそれぞれ検査し、検査結果から最も相関が強い方向をその注目画素のクラスとして決定することを特徴とするデジタル画像信号処理装置。

【請求項2】 請求項1に記載のデジタル画像信号処理装置において、

上記クラス分類手段がさらに、複数の方向の上記レベル差が全て所定のしきい値より小さい時に、その注目画素のクラスを静止平坦として決定することを特徴とするデジタル画像信号処理装置。

【請求項3】 注目画素の値を上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成することを必要とするデジタル画像信号処理装置において、

入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素を使用して上記注目画素のクラスを決定するクラス分類手段と、

上記入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、上記注目画素の値を作成した時に、作成された値と上記注目画素の真値との誤差を最小とするような、係数を上記クラス毎に発生する係数発生手段とを有し、

上記クラス分類手段は、複数の方向に関して上記参照画素を使用した平均値と上記注目画素の真値との差分をそれぞれ生成し、生成された差分が最小である方向をその注目画素のクラスとして決定することを特徴とするデジタル画像信号処理装置。

【請求項4】 請求項3に記載のデジタル画像信号処理装置において、

上記クラス分類手段がさらに、複数の上記参照画素の値の重み付け加算値と上記注目画素の真値との差分を生成し、生成された差分を他の差分とともに、最小値検出に

供することを特徴とするデジタル画像信号処理装置。

【請求項5】 請求項1または2に記載のデジタル画像信号処理装置において、

学習用の入力デジタル画像信号から上記係数発生手段で生成された係数が格納されるメモリをさらに有することを特徴とするデジタル画像信号処理装置。

【請求項6】 デジタル画像信号の伝送データ量を減少させるためのデジタル画像信号処理装置において、入力デジタル画像信号をサブサンプリングすることによって伝送画素数を減少するための間引き手段と、

上記入力デジタル画像信号中または上記間引き手段の出力信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素に基づいて、複数の方向の上記参照画素間のレベル差に基づいて、複数の方向の相関の程度をそれぞれ検査し、検査結果から最も相関が強い方向をその注目画素のクラスとして決定するためのクラス分類手段と、

上記入力デジタル画像信号と上記間引き手段の出力信号とを受け取って、補間すべき注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、上記注目画素の値を作成した時に、作成された値と上記注目画素の真値との誤差を最小とするような、係数を上記クラス毎に発生するための係数発生手段と、

上記間引き手段の出力と上記係数発生手段からの係数とを伝送するための手段とからなるデジタル画像信号処理装置。

【請求項7】 デジタル画像信号の伝送データ量を減少させるためのデジタル画像信号処理装置において、入力デジタル画像信号をサブサンプリングすることによって伝送画素数を減少するための間引き手段と、

上記入力デジタル画像信号中または上記間引き手段の出力信号中に含まれ、注目画素の空間的および／または時間的に近傍の複数の参照画素が規定され、複数の方向に関して上記参照画素を使用した平均値と上記注目画素の真値との差分をそれぞれ生成し、生成された差分が最小である方向をその注目画素のクラスとして決定するためのクラス分類手段と、

上記入力デジタル画像信号と上記間引き手段の出力信号とを受け取って、補間すべき注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、上記注目画素の値を作成した時に、作成された値と上記注目画素の真値との誤差を最小とするような、係数を上記クラス毎に発生するための係数発生手段と、

上記間引き手段の出力と上記係数発生手段からの係数とを伝送するための手段とからなるデジタル画像信号処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、空間的および／または時間的に近傍に存在する複数の画素を使用して注目画素の値を作成することを必要とするデジタル画像信号処理装置に関する。

【0002】

【従来の技術】デジタル画像信号の高能率符号化の一つとして、画素をサブサンプリングによって間引くことによって、伝送データ量を減少させるものがある。その一例は、MUSE方式における多重サブナイキストサンプリングエンコーディング方式である。このシステムでは、受信側で間引かれ、非伝送の画素を補間する必要がある。また、入力される標準精細度のビデオ信号を高精細度のビデオへ変換するアップコンバージョンも提案されている。この場合には、不足している画素を標準精細度の信号から作成する必要がある。さらに、画像を電子的に拡大する時には、不足する画素の値の補間を必要とする。これらのものに限らず、シーンチェンジ検出、DPCM等では、周辺の画素の値から注目画素の推定値を作成する必要がある。

【0003】上述のように、注目画素の値を作成するには、従来では、固定タップ、固定係数の補間フィルタを使用するのが普通であった。

【0004】

【発明が解決しようとする課題】補間フィルタにより非伝送画素を補間する処理は、ある種の画像に対して有効であっても、動きのある画像や静止画像等の多種多様な種類の画像に関して、全体的に補間処理が効果的に発揮されるとは限らない。その結果として、伝送画素および補間画素で構成される復元画像中に、「ぼけ」、動きの不自然さである「ジャーキネス」等が発生する問題があった。

【0005】この問題を解決する一つの方法として、注目画素の値をその周辺の画素と係数の線形1次結合で表し、誤差の二乗が最小となるように、注目画素の実際の値を使用して最小二乗法によりこの係数の値を決定するものが提案されている。この方法は、有効なものであるが、注目画素を含む画像の局所的特徴を十分に反映した補間値を形成できるとは言えない。

【0006】さらに、本願出願人の提案による特開昭63-48088号公報には、間引き画素を補間する時に、周辺の参照画素の平均値を計算し、平均値と各画素の値との大小関係に応じて、各画素を1ビットで表現し、(参照画素数×1ビット)のパターンに応じたクラス分けを行うことが提案されている。しかしながら、この方法は、参照画素数が少ないと、局所的特徴を反映することが不十分となり、逆に参照画素数が多いと、クラス数が多くなり、ハードウェアの規模が大きくなる問題がある。

【0007】従って、この発明の一つの目的は、クラス分類を行なうことによって、注目画素の持つ実際の値と

の誤差が少ない値を作成することが可能であり、また、比較的少ないクラス数でもって、クラス分類を良好に行うことができるデジタル画像信号処理装置を提供することにある。

【0008】この発明の他の目的は、注目画素の値を作成する時に、補間フィルタを使用することなく、多種多様な種類の画像に適応することができるデジタル画像信号処理装置を提供することにある。

【0009】

【課題を解決するための手段】この発明は、注目画素の値を注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成することを必要とするデジタル画像信号処理装置において、入力デジタル画像信号中に含まれ、注目画素の空間的および／または時間的に近傍の複数の参照画素を使用して注目画素のクラスを決定するクラス分類手段と、入力デジタル画像信号中に含まれ、注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、注目画素の値を作成した時に、作成された値と注目画素の真値との誤差を最小とするような、係数をクラス毎に発生する係数発生手段とを有し、クラス分類手段は、複数の方向の参照画素間のレベル差に基づいて、複数の方向の相関の程度をそれぞれ検査し、検査結果から最も相関が強い方向をその注目画素のクラスとして決定することを特徴とするデジタル画像信号処理装置である。

【0010】また、この発明は、クラス分類手段が複数の方向に関して参照画素を使用した平均値と注目画素の真値との差分をそれぞれ生成し、生成された差分が最小である方向をその注目画素のクラスとして決定することを特徴とするデジタル画像信号処理装置である。

【0011】さらに、この発明は、上述のクラス分類手段と、入力デジタル画像信号をサブサンプリングすることによって伝送画素数を減少するための間引き手段と、入力デジタル画像信号と間引き手段の出力信号とを受け取って、補間すべき注目画素の空間的および／または時間的に近傍の複数の画素の値と複数の係数の線形1次結合によって、注目画素の値を作成した時に、作成された値と注目画素の真値との誤差を最小とするような、係数をクラス毎に発生するための係数発生手段と、間引き手段の出力と係数発生手段からの係数とを伝送するための手段とからなるデジタル画像信号処理装置である。

【0012】

【作用】注目画素の空間的および／または時間的に近傍の複数の画素を参照して、注目画素を含む部分的画像の特徴に従ってクラス分けを行うことができる。クラス分けとして、その部分的画像の相関が強い方向をクラスとして決定する。このようなクラス分けは、少ない数のクラスによって局所的特徴を表すことができる。

【0013】この発明による伝送画素数を減少させる符号化装置は、サブサンプリングの時に、例えば1フレームの画像に対して最適な係数を決定し、この係数を伝送する。受信側では、係数と伝送画素データとを用いた線形1次結合によって、非伝送画素データを補間する。その結果、補間の精度が向上し、良好な復元画像が作成できる。間引かれる画素の周辺の複数の伝送画素の値を参照してクラス分けを行ない、クラス毎に係数を発生することによって、画像の局所的特徴を反映する、精度が高い補間を行うことができる。

【0014】

【実施例】以下、伝送画素を間引き処理する高能率符号化に対してこの発明を適用した例について説明する。この発明は、この応用以外にも、標準精細度のビデオ信号を高精細度のビデオ信号に変換する処理、電子的に画像を拡大する処理、ビデオ信号中のシーンチェンジを検出する処理、DPCMにおける予測値を形成する処理等の応用が可能である。

【0015】この発明の理解を容易とするために、まず、サブサンプリングと非伝送画素を補間するための係数の生成について、図1および図2を参照しながら説明する。図1は、この発明を適用できるサブサンプリングの一例を示すものである。T1、T2、T3は、時間的に連続する3フレームを示す。各フレームでは、五の目格子パターンのサブサンプリングがなされ、画素数が1/2に間引かれる。然も、フレーム間では、サブサンプリングの位相が相補的とされている。かかる図1に示すサブサンプリングを1/2時間サブサンプリングと称する。図1では、伝送画素の位置が○および◎で表され、非伝送画素の位置が×で表され、クラス分類に使用する伝送画素が◎で表される。つまり、38画素中の14画素がクラス分けにも使用される参照画素である。

【0016】フレームT2に含まれる間引き画素の一つである注目画素(+で示される)を例えば38タップの線形1次結合モデルで表す。より具体的には、フレームT1、T2、T3から空間的に同一位置の(5×5)の領域をそれぞれ切り出す。3個の領域によって一つの3次元ブロックが構成される。以下により詳細に説明するように、フレームT2の中央の注目画素が伝送画素と係

数の線形1次結合モデルで表され、線形1次結合で表現されるデータの実データに対する誤差の二乗が最小となるように、係数が最小二乗法で決定される。一例として、1フレームで各クラスの1組の係数が決定され、伝送画素データと係数が送信される。

【0017】図1に示す時空間モデルにおいて、3個の領域を含むブロック内には、合計で38個の伝送画素が含まれる。図2に示すように、この伝送画素の値を x_i ($i=1, 2, \dots, 38$)とする。そして、伝送画素のそれぞれに乘じられる係数は、図2に示すように、 $w_1 \sim w_{38}$ と規定される。従って、フレームT2の注目画素の値を y とすると、この値を伝送画素と係数の線形1次結合 $x_1 w_1$ で表現する。すなわち、フレームT2の中央位置の値 y は、このように38タップの入力画素の線形1次結合 $w_1 x_1 + w_2 x_2 + \dots + w_{38} x_{38}$ によって表される。この線形1次結合モデルにおける係数 w_i については、実際の値と線形1次結合で表される値との誤差の二乗が最小になるものが求められる。

【0018】この未定係数 w_i を決定するために、入力画像を空間方向(水平方向および垂直方向)に1画素ずつずらした時の図1に示すブロックの伝送画素の値 x_i ($i=1, \dots, n$)と補間対象である注目画素の実際の値 y_j ($j=1, \dots, m$)をそれぞれ代入した線形1次結合の式を作成する。ここでの例では、($n=38$)である。例えば1フレームに対して1組の係数を求める時には、1フレームの画像に対して、ブロックの切り出しを1画素ずつシフトすることによって、非常に多くの式、すなわち、1フレームの画素数($=m$)の連立方程式(観測方程式と称する)が作成される。38個の係数を決定するためには、最低で($m=38$)の連立方程式が必要である。方程式の個数 m は、補間精度の問題と処理時間との兼ね合いで適宜選定できる。観測方程式は、

$$XW=Y \quad (1)$$

である。ここで X 、 W 、 Y は、それぞれ下記のような行列である。

【0019】

【数1】

$$X = \begin{bmatrix} x_{11} & x_{12} & \cdots & x_{1n} \\ x_{21} & x_{22} & \cdots & x_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ x_{m1} & x_{m2} & \cdots & x_{nm} \end{bmatrix}, \quad W = \begin{bmatrix} w_1 \\ w_2 \\ \cdots \\ w_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \cdots \\ y_m \end{bmatrix} \quad (2)$$

【0020】係数 w として、実際の値との誤差を最小にするものを最小二乗法により求める。このために、観測方程式の右辺に残差行列 E を加えた下記の残差方程式を作成する。すなわち、最小二乗法において、残差方程式

における残差行列 E の要素の二乗、すなわち二乗誤差が最小になる係数行列 W を求める。

【0021】

【数2】

$$XW=Y+E, \quad E=\begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix} \quad (3)$$

【0022】次に、残差方程式(3)から係数行列Wの各要素 w_i の最確値を見いだすための条件は、ブロック内の画素に対応するm個の残差をそれぞれ二乗してその総和を最小にする条件を満足させればよい。この条件

$$e_1 \frac{\partial e_1}{\partial w_i} + e_2 \frac{\partial e_2}{\partial w_i} + \dots + e_m \frac{\partial e_m}{\partial w_i} = 0 \quad (i=1, 2, \dots, n) \quad (4)$$

【0024】n個の条件を入れてこれを満足する係数行列Wの要素である未定係数 w_1, w_2, \dots, w_n を見出せばよい。従って、残差方程式(3)より、

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_n} = x_{in} \quad (i=1, 2, \dots, n) \quad (5)$$

【0026】となる。式(4)の条件を $i=1, 2, \dots, n$ について立てれば、それぞれ

$$\sum_{i=1}^n e_i x_{i1} = 0, \quad \sum_{i=1}^n e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^n e_i x_{in} = 0 \quad (6)$$

【0028】が得られる。式(3)と式(6)から、下記の正規方程式が得られる。

$$\left\{ \begin{aligned} & \left(\sum_{j=1}^m x_{j1} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ & \left(\sum_{j=1}^m x_{j2} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ & \vdots \\ & \left(\sum_{j=1}^m x_{jn} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{aligned} \right. \quad (7)$$

【0030】正規方程式(7)は、丁度、未知数の数がn個だけある連立方程式である。これにより、最確値たる各未定係数 w_i を求めることができる。正確には、式(7)における、 w_i にかかるマトリクスが正則であれば、解くことができる。実際には、Gauss-Jordanの消去法(別名、掃き出し法)を用いて未定係数 w_i を求めている。このようにして、非伝送画素の補間のための係数が1フレームでクラス毎に1組確定し、この係数が伝送される。

【0031】上述のように係数を決定する時に、補間の対象である注目画素を含む部分的画像の特徴を反映した

は、下記の式(4)により表される。

【0023】

【数3】

【0025】

【数4】

【0027】

【数5】

【0029】

【数6】

クラス分けがなされる。このクラス分けとしては、参照される画素の値自身を使用することが考えられる。しかしながら、各画素の値が8ビットの時に、N個の参照画素の場合で、クラス数が 2^{8N} となり、クラス数が非常に多くなる。その結果、係数を決定するためのハードウェアが大規模となり、実現が難しい。

【0032】この問題を解決する一つの方法は、参照画素のビット数を圧縮符号化により減少させることである。この方法は、各画素を1ビットのように圧縮する時には、クラス数を少なくできるが、その反面、クラス分けの精度が不十分となる可能性がある。従って、この発

明は、クラス数が過度とならず、部分的画像の特徴を反映したクラス分けを行う。

【0033】図1中で◎で表されるクラス分類のための参照画素の値は、図2から分かるように、フレームT1、T3の注目画素と同一位置の画素の値 x_7 、 x_{32} と、フレームT2内の画素の値 x_{19} 、 x_{20} 、 x_{17} 、 x_{22} 、 x_{14} 、 x_{25} 、 x_{15} 、 x_{24} 、 x_{16} 、 x_{23} 、 x_{18} 、 x_{21} である。そして、これらの画素の中の各方向に整列している対の値の差分を検出し、差分値の絶対値から最も相関が強い方向が検出される。すなわち、図1および図3に示すように、垂直方向d0、水平方向d1、斜めの4方向d2、d3、d4、d5、時間方向のd6が相関検出の方向とされる。相関の最も強い方向がその注目画素のクラスとされ、このクラスを指示するために、3ビットのインデックスが生成される。3ビットは、8通りの値を持ちうるので、余りの一つが静止平坦部d7のクラスとして使用される。

【0034】図4は、この発明を高能率符号化装置に適用した一例の全体的なブロック図である。入力端子1からのデジタル画像データが間引き回路2に供給され、間引き回路2にてサブサンプリングがなされる。図1に示される1/2時空間間引きがその一例である。間引き回路2からの伝送画素データが圧縮符号化のエンコーダ3に供給される。

【0035】圧縮符号化は、伝送画素のデータ量をより少なくするためのものである。例えば本願出願人の提案にかかるダイナミックレンジに適応した符号化(ADRC)が圧縮符号化として使用される。ADRCは、ブロック毎に画素の最大値および最小値を検出し、その差であるダイナミックレンジを求め、ダイナミックレンジに適応した量子化ステップで、最小値または最大値を除去した後の画素データを量子化するものである(特開昭61-144989号公報参照)。画像の局所的相関からブロック内の画素データを元の量子化ビット数(例えば8ビット)より少ないビット数(例えば4ビット)で量子化しても、画像の劣化を抑えることができる。

【0036】圧縮符号化の他の例は、離散的コサイン変換符号化(DCT)である。これは、ブロックの画素データをコサイン変換することで求められた係数データを量子化し、量子化出力を可変長符号化するものである。さらに、動き補償を付加されたDCT等、種々の圧縮符号化を使用しても良い。圧縮符号化の結果、伝送画素データのデータ量がより少なくされる。エンコーダ3の出力が出力端子5に伝送コードとして取り出され、また、ローカルデコーダ4に供給される。

【0037】間引き回路2からの伝送画素データがクラス分類回路6に供給される。クラス分類回路6は、上述のように、注目画素の周辺の参照画素から相関の強い方向を検出し、検出された方向に対応する例えば3ビットのインデックスを発生する。クラス分けのための参照画

素は、間引き回路2の出力(すなわち、伝送画素)とされているが、これに限らず、ローカルデコーダ4の出力データを使用しても良い。クラス分類回路6からのインデックスと、入力端子1からの注目画素の実データと、ローカルデコーダ4からの伝送画素の復号データが最小二乗法の演算回路7に供給される。

【0038】最小二乗法の演算回路7は、 x_i として復号データを用い、また、間引きされる画素データの実データの値を用い、上述の最小二乗法のアルゴリズムによって、例えば1フレームで1組の係数 w_i を決定する。演算回路7からの係数が出力端子8に取り出される。伝送画素の符号化出力(コード)と係数とが図示しないが、フレーム化回路、チャンネル変調回路等を介して伝送路へ送出される。伝送路は、通信回線、磁気記録/再生プロセス等である。

【0039】送信されるデータは、1フレーム内の1/2間引きで残った伝送画素を圧縮符号化することで発生したコードと1組の係数である。この係数の情報量は、1フレームあたりのコードの情報量に比べて無視しうるものである。上述の例において、データの圧縮について説明する。図1に示されるサブサンプリングによってデータ量を半減でき、圧縮符号化として、量子化ビット数を半分とするADRCを採用した時には、ADRCによってデータ量を半減できる。結果として、1/4にデータ量を減少できる。

【0040】図5は、図4の符号化回路と対応する復号回路を示す。受信データは、図示しないが、チャンネル復調、フレーム分解等の処理を受けて、21で示す入力端子にコードが供給され、22で示す入力端子に係数が供給される。コードが圧縮符号化のデコーダ23およびクラス分類回路27に供給される。デコーダ23からの復号データが時系列変換回路24および補間演算回路25に供給される。

【0041】クラス分類回路27は、符号化回路中のクラス分類回路6と同一のクラス分けを行い、インデックスを発生する。このインデックスが補間演算回路25に供給され、インデックスにより指示される係数を使用して、非伝送画素の値が形成される。若し、符号化の際に、復号データを使用してクラス分けがなされている時には、デコーダ23の出力データを使用してクラス分けがなされる。

【0042】図4および図5の構成では、入力画像データを使用してリアルタイムで係数を決定しているが、予め学習によって係数を決定することもできる。その場合には、異なる絵柄の画像を使用して、汎用性のある係数が決定され、これが固定係数としてメモリに格納される。注目画素の補間のための復号化回路にこのメモリが設けられ、メモリ中の固定係数が使用される。さらに、学習で決定された固定係数をメモリに格納し、このメモリの係数を実際に伝送する入力画像データから決定され

た係数で更新する構成も可能である。

【0043】図6は、クラス分類回路6、27の一例の構成である。間引き回路2からのデジタル画像信号が供給され、時空間モデルを構成するデータ、すなわち、注目画素の周辺のクラス分けに使用するデータを同時化するための時系列変換回路11が設けられている。時系列変換回路11からのデータで、同一方向に整列する一対のデータ毎に減算器12₀～12₆にそれぞれ供給される。減算器12₀～12₆が下記のように、一対のデータの差分値を形成する。

【0044】

減算器12₀ : $x_{17} - x_{22}$ 、減算器12₁ : $x_{19} - x_{20}$
 減算器12₂ : $x_{14} - x_{25}$ 、減算器12₃ : $x_{18} - x_{21}$
 減算器12₄ : $x_{16} - x_{23}$ 、減算器12₅ : $x_{15} - x_{24}$
 減算器12₆ : $x_7 - x_{32}$

【0045】これらの減算器12₀～12₆により形成された差分値は、注目画素 y を含む小領域画像のレベル変化の傾きを示す。差分値が小さい時には、この傾きが小さいこと、すなわち、差分値が生成された方向 d_0 ～ d_6 の何れかの方向の相関が強いことを意味する。減算器12₀～12₆のそれぞれからの差分値が絶対値化回路13₀～13₆に供給され、差分値が絶対値へ変換される。絶対差分値が最小値検出回路14に供給され、7個の絶対差分値の中の最小値が検出される。この検出結果は、相関が最も強い方向を指示するものであり、この検出結果が選択回路17に供給される。

【0046】さらに、絶対値化回路13₀～13₆からの絶対差分値が比較器15₀～15₆にそれぞれ供給される。比較器15₀～15₆には、しきい値 Th が供給される。比較器15₀～15₆の比較出力が静止平坦部検出回路16に供給される。この検出回路16は、全ての絶対差分値がしきい値 Th より小さいことを静止平坦部 d_7 として検出するものである。すなわち、7個の方向 d_0 ～ d_6 の何れのレベル変化もしきい値 Th より小さいことは、画像が平坦なことを意味し、また、時間方向のレベル変化もしきい値 Th より小さいことは、静止画像であることを意味する。この検出結果が選択回路17に供給される。

【0047】選択回路17は、クラス分けの対象が静止平坦部 d_7 として検出された時には、優先的に静止平坦部の検出結果を出力し、そうでないならば、最小値検出回路14の検出結果を出力する。コード化回路18は、選択回路17の出力信号を受けて、3ビットコードのインデックスを発生する。

【0048】次に、図7を参照して最小二乗法の演算回路7について説明する。図7に示すように、間引き回路2の出力信号が供給され、時空間モデルを構成するデータ、すなわち、注目画素の実データ y と線形1次結合に使用するデータ x_1 を同時化するための時系列変換回路31が設けられている。時系列変換回路31からのデー

タが乗算器アレー32に供給される。乗算器アレー32に対して加算メモリ33が接続される。インデックスがデコーダ35に供給され、デコーダ35からのクラス情報が加算メモリ33に供給される。これらの乗算器アレー32および加算メモリ33は、正規方程式生成回路を構成する。

【0049】乗算器アレー32は、各画素同士の乗算を行ない、加算メモリ33は、乗算器アレー32からの乗算結果が供給される加算器アレーとメモリアレーとで構成される。図8は、乗算器アレー32の具体的構成である。図8において、その一つを拡大して示すように、四角のセルが乗算器を表す。乗算器アレー32において各画素同士の乗算が行われ、その結果が加算メモリ33に供給される。

【0050】乗算器アレー32の乗算結果が供給される加算メモリ33は、図9に示すように、加算器アレー33aとメモリ（またはレジスタ、以下同様）アレー33bとからなる。クラスの個数（この例では、8）と等しい個数のメモリアレー33bの並列回路が加算器アレー33aに対して接続されている。インデックスデコーダ35からの出力（クラス）に応答して一つのメモリアレー33bが選択される。また、メモリアレー33bの出力が加算器アレー33aに帰還される。これらの乗算器アレー32、加算器アレー33a、メモリアレー33bによって積和演算がなされる。インデックスによって決定されるクラス毎にメモリアレーが選択されて、積和演算の結果によってメモリアレーの内容が更新される。

【0051】前述の正規方程式(7)の w_1 にかかる積和演算の項を見ると、右上の項を反転すると、左下と同じものとなる。従って、(7)式を斜めに分割し、上側の三角形部分に含まれる項のみを演算すれば良い。この点から乗算器アレー32、加算器アレー33a、メモリアレー33bは、図8および図9に示すように、上側の三角形部分に含まれる項を演算するのに必要とされる、乗算セルあるいはメモリセルを備えている。

【0052】以上のようにして、入力画像が到来するに従って積和演算が行われ、正規方程式が生成される。クラス毎の正規方程式の各項の結果は、クラスとそれぞれ対応するメモリアレー33bに記憶されており、次に、この正規方程式の各項が掃き出し法のCPU演算回路34に計算される。CPUを用いた演算によって正規方程式（連立方程式）が解かれ、最確値である係数が求まる。この係数が出力される。

【0053】復号化のために設けられる、補間演算回路25は、非伝送画素を補間するためのものであり、図10は、その一例の構成である。40で示す係数メモリは、例えば1フレーム毎に各クラスの係数組を記憶し、インデックスデコーダ36からのクラス情報により選択された係数組を出力する。この係数組 $w_1 \sim w_n$ がレジスタをそれぞれ介して乗算器37₁～37_nにその一方

の入力として供給される。乗算器 $37_1 \sim 37_n$ の他方の入力としては、時系列変換回路 38 によりまとめられた画素データ $x_1 \sim x_n$ が供給される。乗算器 $37_1 \sim 37_n$ の出力が加算器 39 で加算される。加算器 39 からは、注目画素の推定値 $y (= x_1 w_1 + x_2 w_2 + \dots + x_n w_n)$ が得られる。

【0054】クラス分類の方法は、上述の図 3 および図 6 に示すものに限られない。クラス分類の他の方法について以下に説明する。図 11 および図 12 は、図 1 および図 3 と対応している。図 11 および図 1 は、同じものであって、サブサンプリングのパターン、係数を決定するためのモデルを示している。

【0055】図 12 は、注目画素を含む小領域の相関の検出の方向を示す。 $d_0 \sim d_6$ は、上述の実施例と同様のものである。そして、 d_7 として、クラス分けに使用した複数の画素の値の加重平均値を採用する。また、クラス分けの方法として、各方向の補間値と加重平均値とを生成し、これと注目画素の実際の値との差分値をそれぞれ検出する。この絶対差分値の最小のものから相関の方向を検出する。

【0056】図 13 は、クラス分類回路の他の例である。間引き回路 2 からのデジタル画像信号が供給され、時空間モデルを構成するデータ、すなわち、注目画素の値 y とその周辺のクラス分けに使用するデータを同時化するための時系列変換回路 51 が設けられている。時系列変換回路 51 からのデータで、同一方向に整列する一対のデータ毎に加算器 $52_0 \sim 52_6$ にそれぞれ供給される。加算器 $52_0 \sim 52_6$ は、二つの入力の和の $1/2$ の値を出力する。

【0057】さらに、クラス分けのための全ての参照画素の値が重み $k_0 \sim k_{13}$ の重み付けがされてから加算器 52_7 に供給される。重み係数 $k_0 \sim k_{13}$ は、それらの和 ($k_0 + k_1 + \dots + k_{13} = 1$) の関係である。また、重み係数 $k_0 \sim k_{13}$ の値は、注目画素と参照画素との空間的距離等を考慮したものとなる。加算器 $52_0 \sim 52_7$ の出力が減算器 $53_0 \sim 53_7$ にそれぞれ供給される。これらの減算器 $53_0 \sim 53_7$ は、加算器 $52_0 \sim 52_7$ の出力信号と真値 y との誤差を発生する。減算器 $53_0 \sim 53_7$ の出力信号が絶対値化回路 $54_0 \sim 54_7$ に供給され、絶対値へ変換される。これらの絶対値化回路 $54_0 \sim 54_7$ の出力信号は、下記に示すものである。

【0058】

$$\begin{aligned} H &= 1/2 \{ |x_{17} - 1/2(x_{16} + x_{18})| + |x_{22} - 1/2(x_{21} + x_{23})| \} \\ V &= 1/2 \{ |x_{19} - 1/2(x_{14} + x_{24})| + |x_{20} - 1/2(x_{15} + x_{25})| \} \\ D1 &= 1/4 \{ |x_{17} - 1/2(x_{14} + x_{20})| + |x_{20} - 1/2(x_{17} + x_{23})| \\ &\quad + |x_{19} - 1/2(x_{16} + x_{22})| + |x_{22} - 1/2(x_{19} + x_{25})| \} \\ D2 &= 1/4 \{ |x_{17} - 1/2(x_{19} + x_{15})| + |x_{19} - 1/2(x_{21} + x_{17})| \\ &\quad + |x_{20} - 1/2(x_{22} + x_{18})| + |x_{22} - 1/2(x_{24} + x_{20})| \} \end{aligned}$$

【0063】これらの値を計算する回路は、図示しない

$$\begin{aligned} \text{絶対値化回路 } 54_0 &: |y - 1/2(x_{17} - x_{22})| \\ \text{絶対値化回路 } 54_1 &: |y - 1/2(x_{19} - x_{20})| \\ \text{絶対値化回路 } 54_2 &: |y - 1/2(x_{14} - x_{25})| \\ \text{絶対値化回路 } 54_3 &: |y - 1/2(x_{18} - x_{21})| \\ \text{絶対値化回路 } 54_4 &: |y - 1/2(x_{16} - x_{23})| \\ \text{絶対値化回路 } 54_5 &: |y - 1/2(x_{15} - x_{24})| \\ \text{絶対値化回路 } 54_6 &: |y - 1/2(x_7 - x_{32})| \\ \text{絶対値化回路 } 54_7 &: |y - (k_0 x_{17} + k_1 x_{22} + k_2 x_{19} + k_3 x_{20} + k_4 x_{14} + k_5 x_{25} + k_6 x_{18} + k_7 x_{21} + k_8 x_{16} + k_9 x_{23} + k_{10} x_{15} + k_{11} x_{24} + k_{12} x_7 + k_{13} x_{32})| \end{aligned}$$

【0059】これらの絶対値化回路 $54_0 \sim 54_7$ からの絶対差分値は、注目画素 y を周辺の画素で補間した時の誤差を示す。従って、補間画素を求めるのに最も適した方向を検出することは、注目画素を含む小領域の相関の強い方向を求めることと等化であると考えられる。絶対値化回路 $54_0 \sim 54_7$ からの絶対差分値が最小値検出回路 58 に供給され、8 個の絶対差分値の中の最小値が検出される。この検出結果は、相関が最も強い方向を指示するものであり、この検出結果がコード化回路 59 に供給され、コード化回路 59 から 3 ビットコードのインデックスが発生する。

【0060】コード化回路 59 からのインデックスが最小二乗法の演算回路 7 に供給されるとともに、出力端子 9 に取り出され、コードおよび係数とともに、伝送される。図 13 に示すクラス分類回路は、クラス分けのために、注目画素の実際の値 y を必要とする。復号化回路では、符号化回路と異なり、この値 y が分からないので、補間誤差に基づいてクラス分けすることができない。従って、非伝送画素毎にインデックスを伝送する必要がある。

【0061】なお、相関が強い方向を求める場合、注目画素を中心とする放射状の方向を設定する必要はない。例えば水平方向として、画素 x_{16} 、 x_{17} 、 x_{18} を含む方向と画素 x_{21} 、 x_{22} 、 x_{23} を含む方向とを設定し、垂直方向として、画素 x_{14} 、 x_{19} 、 x_{24} を含む方向と画素 x_{15} 、 x_{20} 、 x_{25} を含む方向とを設定し、斜め方向として、画素 x_{15} 、 x_{17} 、 x_{19} 、 x_{21} を含む方向と画素 x_{18} 、 x_{20} 、 x_{22} 、 x_{24} を含む方向と画素 x_{14} 、 x_{17} 、 x_{20} 、 x_{23} を含む方向と画素 x_{16} 、 x_{19} 、 x_{22} 、 x_{25} を含む方向とを設定しても良い。

【0062】そして、各方向に関して、次式の値を計算する。

が、加算回路、減算回路、ビットシフト回路、絶対値化

回路により構成できる。これらの値は、小さいほどその方向の相関が強い（定常性がある）ことを示している。そこで、この4個の値を比較して、Hが最小のクラスをクラス0とする。Vが最小のクラスをクラス1とする。D1が最小のクラスをクラス2とする。D2が最小のクラスをクラス0とする。但し、4個の値を比較した時に、互いに等しい最小値が2個以上、検出された時には、予め設定されている優先順位に従って相関が強い方向を決定する。

【0064】クラス数が4個であるので、インデックスが2ビットである。また、伝送画素の値を使用してクラス分けを行うので、送信側と同一のアルゴリズムで受信側でクラス分けを行うことができ、インデックスを伝送する必要がない。4個のクラスに限らず、空間方向に関してより細かな方向を設定したり、時間方向の相関を調べるなど、より多いクラス数を設定しても良い。

【0065】また、上述の説明では、図1に示すサブサンプリングをモデルとしているが、この発明は、これ以外の種々のサブサンプリングに対して適用することができる。例えば連続する2フレームの中の1フレームの伝送を省略する駒落としに対しても適用できる。

【0066】さらに、図14に示すようなフィールドオフセットサブサンプリングに対しても、この発明を適用できる。図14において、実線が第1および第3フィールドのラインであり、破線が第2および第4フィールドのラインである。各フィールドにおいて、1/4のサブサンプリングがなされる。図14では、伝送画素がフィールド番号と対応する記号で表されている。また、サンプリング位置が図に示す規則性をもって、オフセットを持たされている。このようなサブサンプリングを採用し、また、圧縮符号化により1/2にデータ量を減少させる時には、全体として伝送データ量を1/8に圧縮できる。

【0067】さらに、上述の例は、求める未定係数を1フレームに1組としたが、画像の局所的な特徴に応じて空間内で細分化し、1フレームに複数組の係数を求め、これを伝送しても良い。よりさらに、階層構造の補間を可能とする係数を伝送するようにしても良い。

【0068】

【発明の効果】以上の説明から明らかなように、この発明は、クラス分けを行うのに、注目画素を含む小領域の最も相関の強い方向を検出し、それをクラスとしている。従って、この小領域の局所的特徴を実際的な個数のクラスで表すことができる。

【0069】また、この発明による高能率符号化装置によれば、サブサンプリングによる間引きと圧縮符号化と

を組み合わせしており、高い圧縮率を実現できる。然も、この発明は、線形1次結合で補間するための最適な係数を送信側で求めているので、補間フィルタを用いるのと比較して、復元画像の品質を良好とできる。さらに、非伝送画素の周辺の伝送画素を使用したクラス分けを行ない、このクラスに対応する係数を算出することによって、クラス毎に最適な係数を決定でき、復元画像の画質を向上することができる。

【図面の簡単な説明】

【図1】この発明を適用できるサブサンプリングのパターンの一例とクラス分類に使用する画素を説明するための略線図である。

【図2】伝送画素とそれに対する線形1次結合の係数を示す略線図である。

【図3】クラス分類の一例の説明のための略線図である。

【図4】この発明が適用された高能率符号化装置の一例のブロック図である。

【図5】図4に示される高能率符号化の復号装置のブロック図である。

【図6】クラス分類回路の一例のブロック図である。

【図7】最小二乗法の演算回路の一例のブロック図である。

【図8】最小二乗法の演算回路に含まれる乗算器アレーを説明するための略線図である。

【図9】最小二乗法の演算回路に含まれる加算器アレーおよびメモリアレーを説明するための略線図である。

【図10】復号装置に含まれる補間演算回路の一例のブロック図である。

【図11】この発明を適用できるサブサンプリングのパターンの一例とクラス分類に使用する画素を説明するための略線図である。

【図12】クラス分類の他の例の説明のための略線図である。

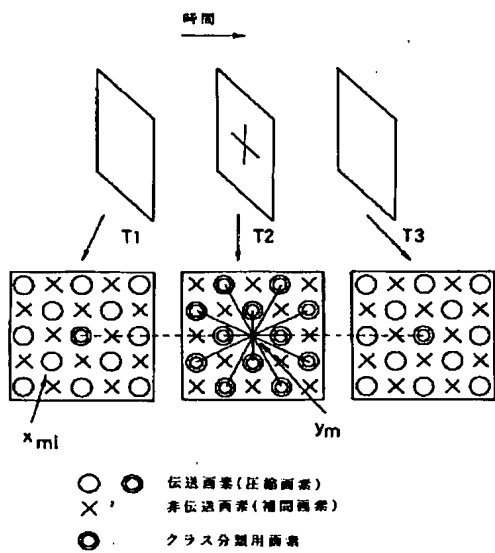
【図13】クラス分類回路の他の例のブロック図である。

【図14】この発明を適用できるサブサンプリングパターンの他の例を説明するための略線図である。

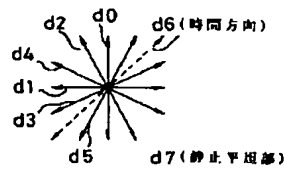
【符号の説明】

- 2 間引き回路
- 3 エンコーダ
- 4 ローカルデコーダ
- 6、27 クラス分類回路
- 7 最小二乗法の演算回路
- 23 デコーダ
- 25 補間演算回路

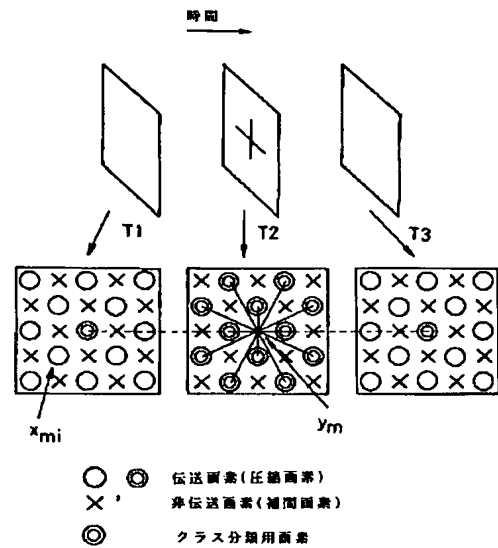
【図 1】



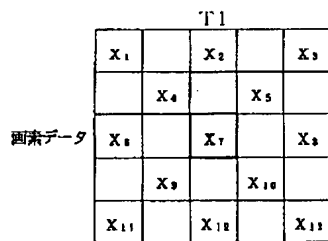
【図 3】



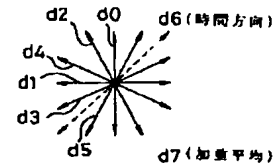
【図 1 1】



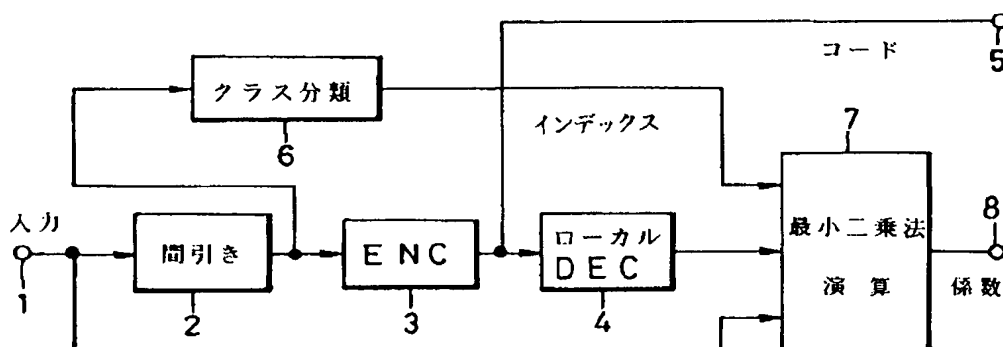
【図 2】



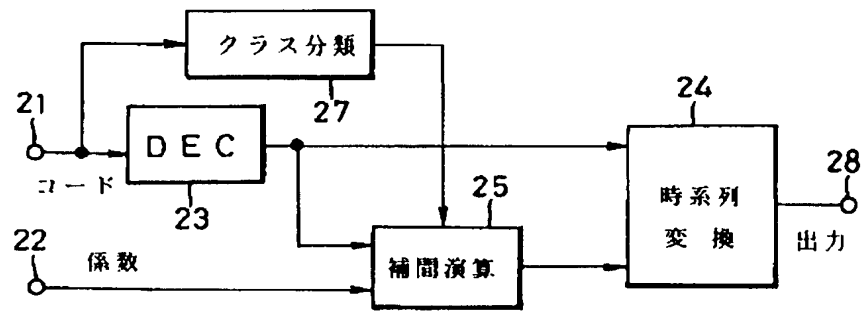
【図 1 2】



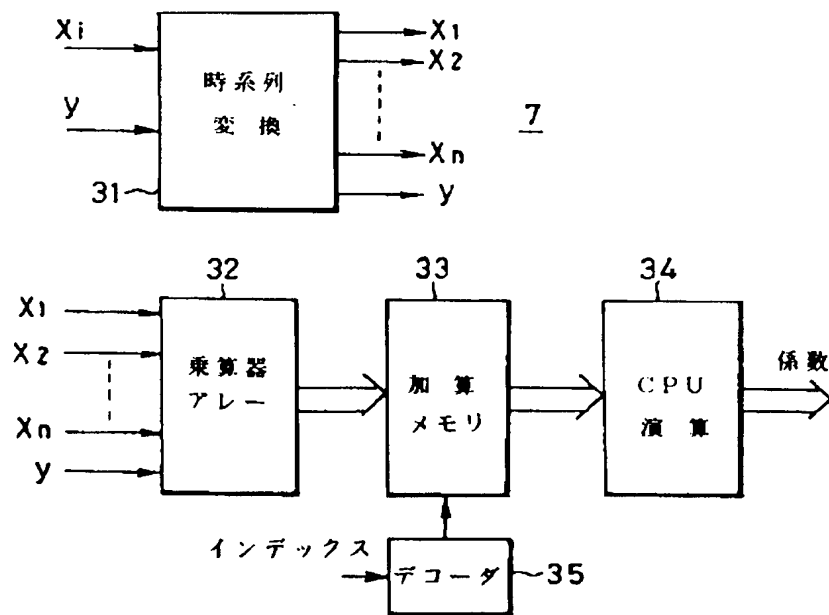
【図 4】



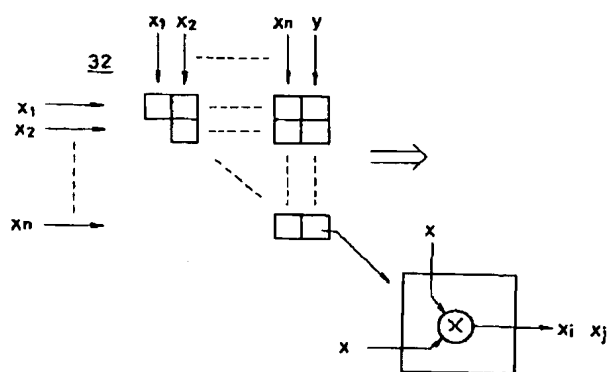
【図5】



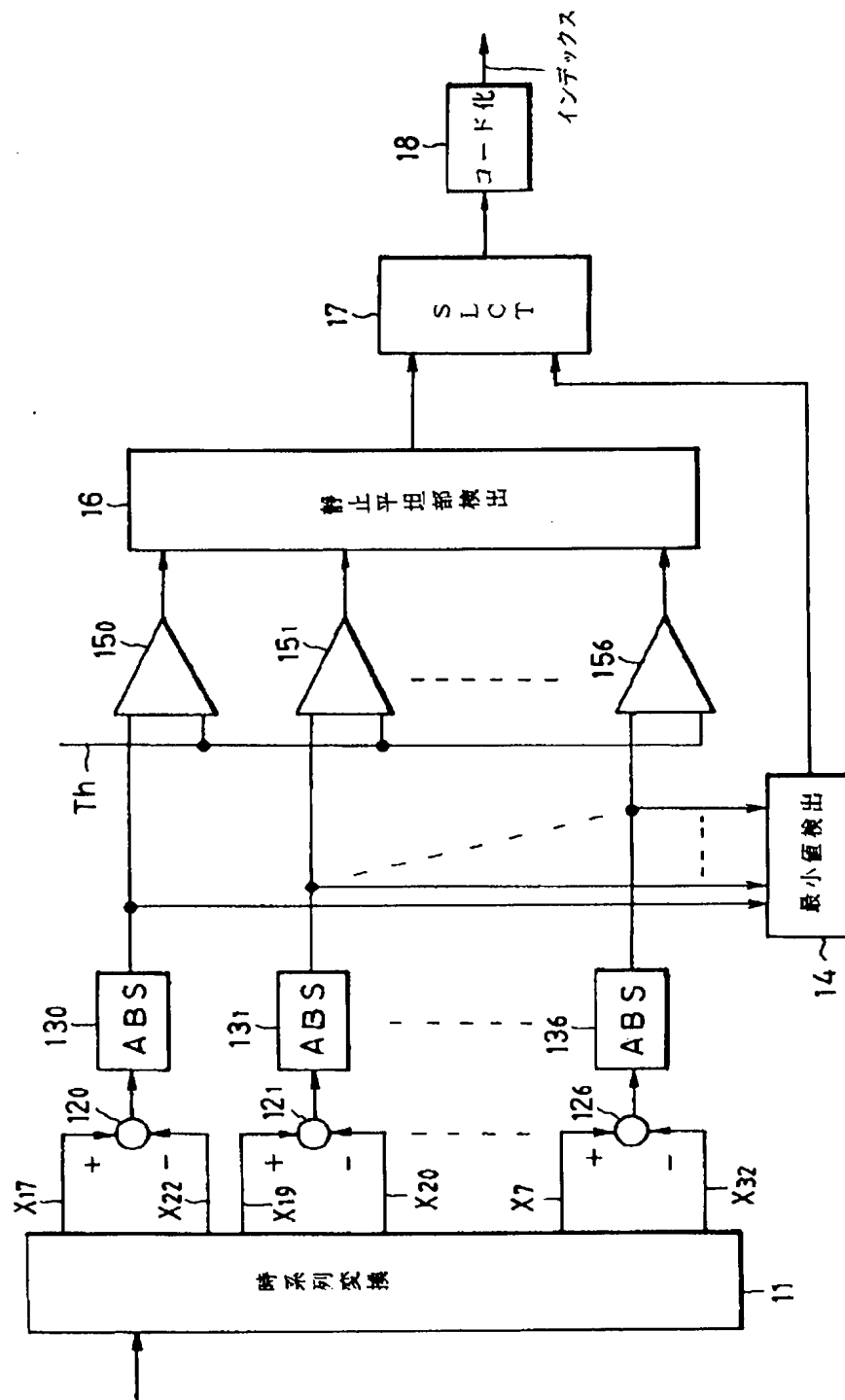
【図7】



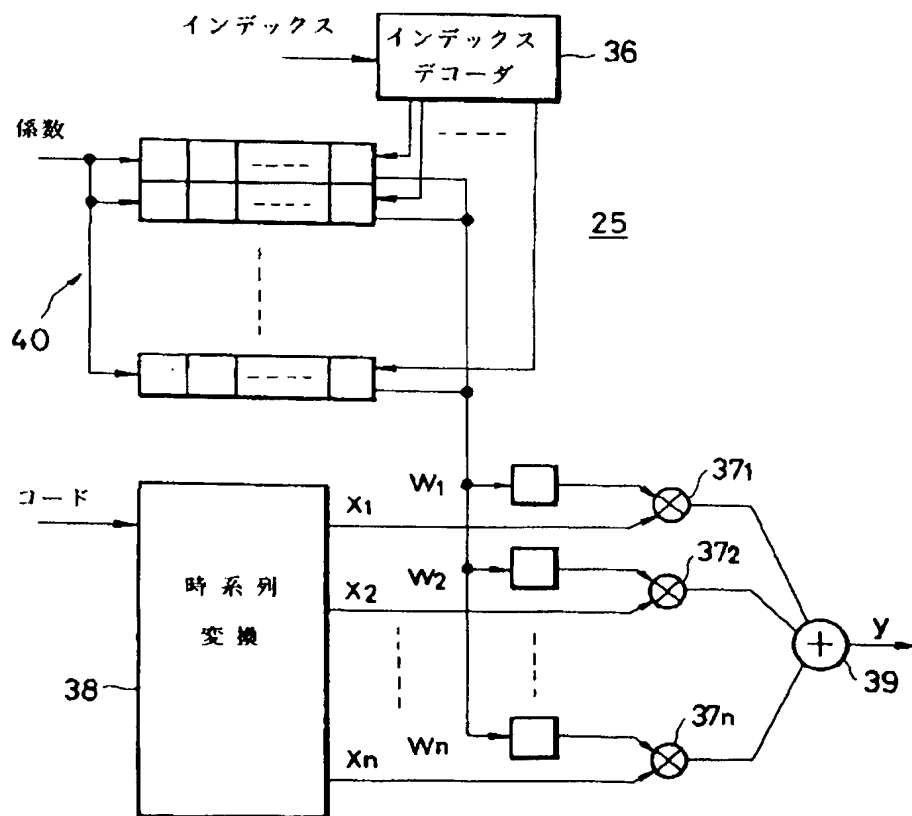
【図8】



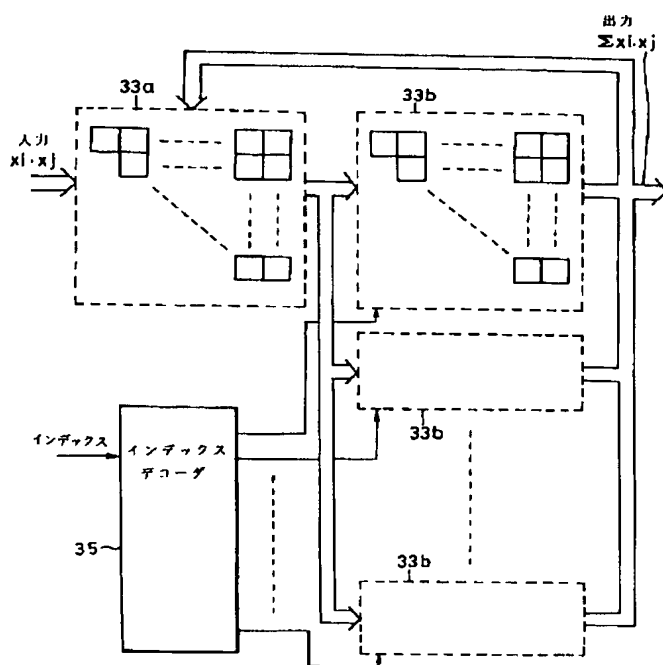
【図6】



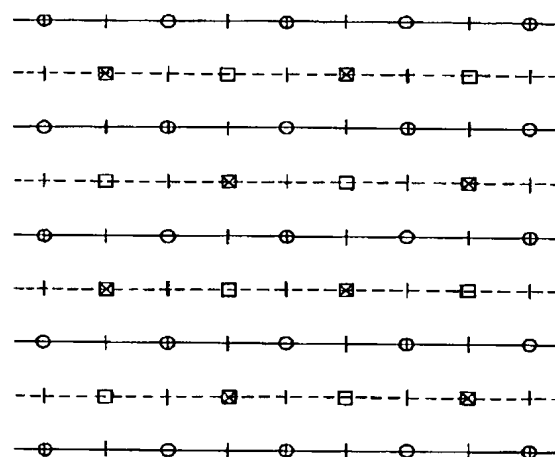
【図10】



【図9】

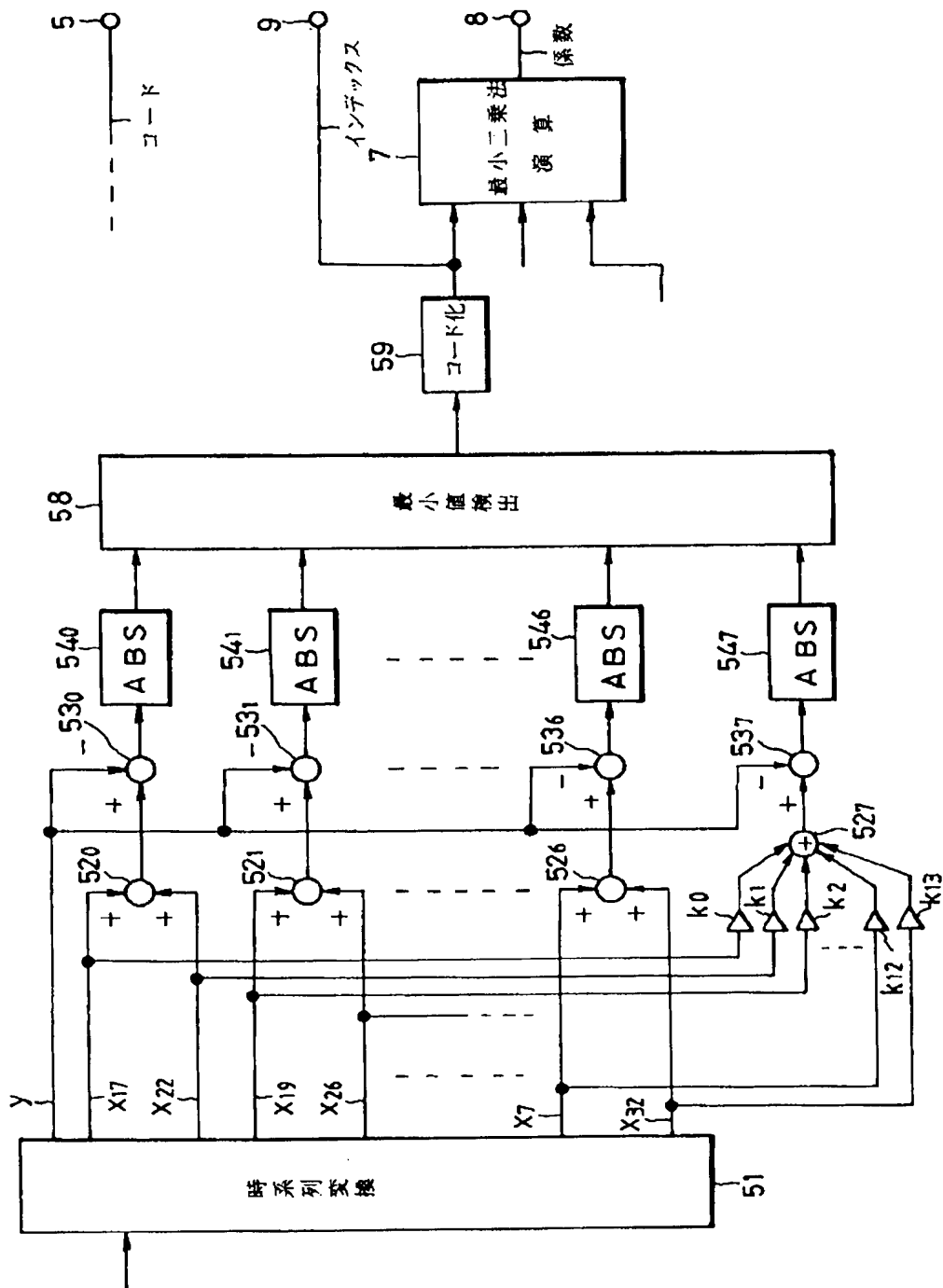


【図14】



- ⊕ 第1フィールド
- ⊗ 第2フィールド
- 第3フィールド
- 第4フィールド

【図13】



【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】 第 7 部門第 3 区分
 【発行日】 平成 13 年 7 月 19 日 (2001. 7. 19)

【公開番号】 特開平 7 - 4 6 5 8 9
 【公開日】 平成 7 年 2 月 14 日 (1995. 2. 14)
 【年通号数】 公開特許公報 7 - 4 6 6
 【出願番号】 特願平 5 - 2 0 4 7 5 2
 【国際特許分類第 7 版】
 H04N 7/24
 【F I】
 H04N 7/13 Z

【手続補正書】
 【提出日】 平成 12 年 7 月 26 日 (2000. 7. 26)

【手続補正 1】
 【補正対象書類名】 明細書
 【補正対象項目名】 特許請求の範囲
 【補正方法】 変更
 【補正内容】
 【特許請求の範囲】

【請求項 1】 注目画素の値を上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成するデジタル画像信号処理装置において、入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素を抽出し、上記注目画素や上記複数の参照画素のそれぞれの相関の程度を上記注目画素のクラスとして決定するクラス分類手段と、
上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって、上記注目画素を作成する際に、上記演算において使用される係数を、上記クラスに応じて発生する係数発生手段と、
上記注目画素の空間的および／または時間的に近傍に存在する複数の画素と上記係数とに基づいて、上記注目画素を作成する作成手段とを有することを特徴とするデジタル画像信号処理装置。

【請求項 2】 請求項 1 に記載のデジタル画像信号処理装置において、
上記クラス分類手段は、
複数の上記参照画素間のレベル差に基づいて、上記相関の程度を導出することを特徴とするデジタル画像信号処理装置。

【請求項 3】 請求項 2 に記載のデジタル画像信号処理装置において、
 上記クラス分類手段がさらに、複数の方向の上記レベル差が全て所定のしきい値より小さい時に、その注目画素のクラスを静止平坦として決定することを特徴とするデジタル画像信号処理装置。

【請求項 4】 注目画素の値を上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成することを必要とするデジタル画像信号処理装置において、
 入力デジタル画像信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素を使用して上記注目画素のクラスを決定するクラス分類手段と、

上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって、上記注目画素を作成する際に、上記演算において使用される係数を、上記クラスに応じて発生する係数発生手段とを有し、
 上記クラス分類手段は、複数の方向に関して上記参照画素を使用した平均値と上記注目画素の真値との差分をそれぞれ生成し、生成された差分が最小である方向をその注目画素のクラスとして決定することを特徴とするデジタル画像信号処理装置。

【請求項 5】 請求項 4 に記載のデジタル画像信号処理装置において、
 上記クラス分類手段がさらに、複数の上記参照画素の値の重み付け加算値と上記注目画素の真値との差分を生成し、生成された差分を他の差分とともに、最小値検出に供することを特徴とするデジタル画像信号処理装置。

【請求項 6】 請求項 1 に記載のデジタル画像信号処理装置において、
 学習用の入力デジタル画像信号から上記係数発生手段で生成された係数が格納されるメモリをさらに有することを特徴とするデジタル画像信号処理装置。

【請求項 7】 第 1 のデジタル画像信号に基づいて、
上記第 1 のデジタル画像信号より解像度の高い第 2 のデジタル画像信号を作成するデジタル画像信号処理装置において、

上記第 2 のデジタル画像信号中の上記注目画素の位置に応じて、上記注目画素の空間的および／または時間的に近傍の複数の参照画素を抽出し、上記注目画素や上記参照画素のそれぞれの相関の程度を上記注目画素のクラ

スとして決定するクラス分類手段と、
上記第 2 のデジタル画像信号中の上記注目画素の位置に応じて、上記注目画素の空間的および／または時間的に近傍の複数の画素を、上記第 1 のデジタル画像信号から予測画素として抽出し、
 各上記クラス毎に、上記予測画素と上記注目画素の関係式を特定するための係数を算出する係数算出手段とを有することを特徴とするデジタル画像信号処理装置。

【請求項 8】 請求項 7 に記載のデジタル画像信号処理装置において、
上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって作成した画素値と、上記注目画素の真値との誤差を最小とするような係数を算出することを特徴とするデジタル画像信号処理装置。

【請求項 9】 デジタル画像信号の伝送データ量を減少させるためのデジタル画像信号処理装置において、
 入力デジタル画像信号をサブサンプリングすることによって伝送画素数を減少するための間引き手段と、
 上記入力デジタル画像信号中または上記間引き手段の出力信号中に含まれ、上記注目画素の空間的および／または時間的に近傍の複数の参照画素に基づいて、複数の方向の上記参照画素間のレベル差に基づいて、複数の方向の相関の程度をそれぞれ検査し、検査結果から最も相関が強い方向をその注目画素のクラスとして決定するためのクラス分類手段と、
上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって、上記注目画素を作成する際に、上記演算において使用される係数を、
上記クラスに応じて発生する係数発生手段と、
上記間引き手段の出力と上記係数発生手段からの係数とを伝送するための手段とからなるデジタル画像信号処理装置。

【請求項 10】 デジタル画像信号の伝送データ量を減少させるためのデジタル画像信号処理装置において、
 入力デジタル画像信号をサブサンプリングすることに

よって伝送画素数を減少するための間引き手段と、
 上記入力デジタル画像信号中または上記間引き手段の出力信号中に含まれ、注目画素の空間的および／または時間的に近傍の複数の参照画素が規定され、複数の方向に関して上記参照画素を使用した平均値と上記注目画素の真値との差分をそれぞれ生成し、生成された差分が最小である方向をその注目画素のクラスとして決定するためのクラス分類手段と、
上記注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって、上記注目画素を作成する際に、上記演算において使用される係数を、
上記クラスに応じて発生する係数発生手段と、
上記間引き手段の出力と上記係数発生手段からの係数とを伝送するための手段とからなるデジタル画像信号処理装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】請求項 1 の発明は、注目画素の値を注目画素の空間的および／または時間的に近傍に存在する複数の画素を使用して作成するデジタル画像信号処理装置において、入力デジタル画像信号中に含まれ、注目画素の空間的および／または時間的に近傍の複数の参照画素を抽出し、注目画素や複数の参照画素のそれぞれの相関の程度を注目画素のクラスとして決定するクラス分類手段と、注目画素の空間的および／または時間的に近傍に存在する複数の画素を用いた演算によって、注目画素の値を作成する際に、演算において使用される係数を、クラスに応じて発生する係数発生手段と、注目画素の空間的および／または時間的に近傍に存在する複数の画素と係数とに基づいて、注目画素を作成する作成手段とを有することを特徴とするデジタル画像信号処理装置である。



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-046589

(43)Date of publication of application : 14.02.1995

(51)Int.Cl. H04N 7/24

(21)Application number : 05-204752 (71)Applicant : SONY CORP

(22)Date of filing : 27.07.1993 (72)Inventor : KONDO TETSUJIRO

NAKAYA HIDEO



(54) DIGITAL IMAGE SIGNAL PROCESSOR

(57)Abstract:

PURPOSE: To enable division into classes for expressing the local characteristic of an image containing thinned picture elements and to suppress the number of classes at a practical number when preparing the interpolated value of those picture elements or preparing the estimated value.

CONSTITUTION: A time sequential conversion circuit 11 simultaneously outputs the plural pixel data of attention picture elements made adjacent in terms of space and time. Subtracters 120-126 form the difference value of the values of two picture elements arranged in a vertical direction, horizontal direction, oblique direction and time direction, and it is converted to an absolute value. A minimum value detection circuit 14 detects the minimum value of this absolute difference value. The absolute difference value is compared with a threshold value Th by comparator circuits 150-156 and when all the absolute differential values are smaller than the threshold value Th , a still flat part detection circuit 16 detects the small part as a still flat part. A selecting circuit 17 preferentially outputs the detected result of the still flat part. Excepting for the still flat part, the detected result of the minimum value detection circuit 14 is detected. The detected result

is outputted as an index instructing the class.

LEGAL STATUS [Date of request for examination] 26.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3271096

[Date of registration] 25.01.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not

reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the digital image signal processor which needs to create the value of an attention pixel using two or more pixels which exist in near spatially [the above-mentioned attention pixel] and/or in time A class classification means for it to be contained in an input digital image signal, and to determine the class of the above-mentioned attention pixel spatially [the above-mentioned attention pixel] and/or in time using two or more nearby reference pixels, It is contained in the above-mentioned input digital image signal. Spatially [the above-mentioned attention pixel] and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers As [make / when the value of the above-mentioned attention pixel is created / into min / the error of the created value and the true value of the above-mentioned attention pixel] It has a multiplier generating means to generate a multiplier for every above-mentioned class. The above-mentioned class classification means The digital image signal processor characterized by inspecting extent of correlation of two or more

directions, respectively, and determining the direction where correlation is the strongest as a class of the attention pixel from an inspection result based on the level difference between the above-mentioned reference pixels of two or more directions.

[Claim 2] The digital image signal processor with which all the above-mentioned level differences of the direction further of plurality [means / above-mentioned / class classification] are characterized by determining the class of the attention pixel as quiescence flatness in a digital image signal processor according to claim 1 when smaller than a predetermined threshold.

[Claim 3] In the digital image signal processor which needs to create the value of an attention pixel using two or more pixels which exist in near spatially [the above-mentioned attention pixel] and/or in time A class classification means for it to be contained in an input digital image signal, and to determine the class of the above-mentioned attention pixel spatially [the above-mentioned attention pixel] and/or in time using two or more nearby reference pixels, It is contained in the above-mentioned input digital image signal. Spatially [the above-mentioned attention pixel] and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers As [make / when the value of the above-mentioned attention pixel is created / into min / the error of the created value and the true value of the above-mentioned attention pixel] It has a

multiplier generating means to generate a multiplier for every above-mentioned class. The above-mentioned class classification means The digital image signal processor characterized by generating the difference of the average which used the above-mentioned reference pixel about two or more directions, and the true value of the above-mentioned attention pixel, respectively, and determining the direction whose generated difference is min as a class of the attention pixel.

[Claim 4] The digital image signal processor which the above-mentioned class classification means generates the difference of the weighting aggregate value of the value of further two or more above-mentioned reference pixels, and the true value of the above-mentioned attention pixel, and is characterized by presenting minimum value detection with the generated difference with other difference in a digital image signal processor according to claim 3.

[Claim 5] The digital image signal processor characterized by having further the memory in which the multiplier generated with the above-mentioned multiplier generating means from the input digital image signal for study is stored in a digital image signal processor according to claim 1 or 2.

[Claim 6] In the digital image signal processor for decreasing the transmission amount of data of a digital image signal The infanticide means for decreasing the number of transmission pixels by carrying out subsampling of the input digital image signal, It is contained in the above-mentioned input digital image signal or

the output signal of the above-mentioned infanticide means. It is based on two or more nearby reference pixels spatially [the above-mentioned attention pixel] and/or in time. The class classification means for inspecting extent of correlation of two or more directions, respectively, and determining the direction where correlation is the strongest as a class of the attention pixel from an inspection result based on the level difference between the above-mentioned reference pixels of two or more directions, Receive the above-mentioned input digital image signal and the output signal of the above-mentioned infanticide means, and spatially [the attention pixel which should be interpolated], and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers The multiplier generating means for generating a multiplier which makes min the error of the created value and the true value of the above-mentioned attention pixel for every above-mentioned class, when the value of the above-mentioned attention pixel is created, The digital image signal processor which consists of a means for transmitting the output of the above-mentioned infanticide means, and the multiplier from the above-mentioned multiplier generating means.

[Claim 7] In the digital image signal processor for decreasing the transmission amount of data of a digital image signal The infanticide means for decreasing the number of transmission pixels by carrying out subsampling of the input digital

image signal, It is contained in the above-mentioned input digital image signal or the output signal of the above-mentioned infanticide means. Two or more nearby reference pixels are specified spatially [an attention pixel] and/or in time. The class classification means for generating the difference of the average which used the above-mentioned reference pixel about two or more directions, and the true value of the above-mentioned attention pixel, respectively, and determining the direction whose generated difference is min as a class of the attention pixel, Receive the above-mentioned input digital image signal and the output signal of the above-mentioned infanticide means, and spatially [the attention pixel which should be interpolated], and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers The multiplier generating means for generating a multiplier which makes min the error of the created value and the true value of the above-mentioned attention pixel for every above-mentioned class, when the value of the above-mentioned attention pixel is created, The digital image signal processor which consists of a means for transmitting the output of the above-mentioned infanticide means, and the multiplier from the above-mentioned multiplier generating means.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the digital image signal processor which needs to create the value of an attention pixel using two or more pixels which exist in near spatially and/or in time.

[0002]

[Description of the Prior Art] As one of the high efficiency coding of a digital image signal, there are some which decrease the transmission amount of data by thinning out a pixel by subsampling. The example is a multiplex Sub-Nyquist-sampling encoding method in MUSE. It is thinned out in a receiving side and it is necessary to interpolate a non-transmitting pixel in this system. Moreover, the rise conversion which changes the video signal of standard definition inputted into the video of a high definition is also proposed. In this case, it is necessary to create the pixel which run short from the signal of standard definition. Furthermore, when expanding an image electronically, interpolation of the value of the pixel running short is needed. It is necessary to create the estimate of an attention pixel from the value of a surrounding pixel not only in these things but in scene change detection and DPCM.

[0003] As mentioned above, when creating the value of an attention pixel, usually at the former, the interpolation filter of a fixed tap and a fixed factor was used.

[0004]

[Problem(s) to be Solved by the Invention] on the whole, interpolation processing is effectively demonstrated about images of various classes, such as an image which has a motion even if the processing which interpolates a non-transmitting pixel with an interpolation filter is effective to a certain kind of image, and a static image, -- ***** . As the result, the problem which "jar KINESU" etc. which is the unnaturalness of "dotage" and a motion generates was in the restoration image which consists of a transmission pixel and a interpolation pixel.

[0005] As one approach of solving this problem, the value of an attention pixel is expressed with primary linearity association of the pixel of the circumference of it, and a multiplier, and what determines the value of this multiplier with the least square method using the actual value of an attention pixel is proposed so that a square with error may serve as min. It cannot be said that it can form the interpolation value which fully reflected the local description of the image containing an attention pixel although this approach is effective.

[0006] Furthermore, when interpolating an infanticide pixel, the average value of a surrounding reference pixel is calculated to JP,63-48088,A by an applicant's

for this patent proposal, each pixel is expressed by 1 bit to it according to the size relation between an average value and the value of each pixel, and performing the class division according to the pattern of (reference drawing prime factor x1 bit) is proposed. However, this approach becomes inadequate [reflecting the local description], if there are few reference pixels, and when there are many reference pixels conversely, its number of classes increases and it has the problem to which the scale of hardware becomes large.

[0007] Therefore, one purpose of this invention has an error with the actual value which an attention pixel has by performing a class classification in offering the digital image signal processor which can perform a class classification good possible [creating few values] as it is also at the comparatively small number of classes.

[0008] Other purposes of this invention are to offer the digital image signal processor which can be adapted for the image of various classes, without using an interpolation filter, when creating the value of an attention pixel.

[0009]

[Means for Solving the Problem] In the digital image signal processor which needs for this invention to create the value of an attention pixel using two or more pixels which exist in near spatially [an attention pixel] and/or in time A class classification means for it to be contained in an input digital image signal,

and to determine the class of an attention pixel spatially [an attention pixel] and/or in time using two or more nearby reference pixels, It is contained in an input digital image signal. Spatially [an attention pixel] and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers When the value of an attention pixel is created, it has a multiplier generating means to generate a multiplier which makes min the error of the created value and the true value of an attention pixel for every class. A class classification means It is the digital image signal processor characterized by inspecting extent of correlation of two or more directions, respectively, and determining the direction where correlation is the strongest as a class of the attention pixel from an inspection result based on the level difference between the reference pixels of two or more directions.

[0010] Moreover, this invention generates the difference of the average for which the class classification means used the reference pixel about two or more directions, and the true value of an attention pixel, respectively, and it is the digital image signal processor characterized by determining the direction whose generated difference is min as a class of that attention pixel.

[0011] Furthermore, an infanticide means for this invention to decrease the number of transmission pixels by carrying out subsampling of an above-mentioned class classification means and an above-mentioned input

digital image signal, Thin out with an input digital image signal, receive the output signal of a means, and spatially [the attention pixel which should be interpolated], and/or in time by primary linearity association of the value of two or more nearby pixels, and two or more multipliers When the value of an attention pixel is created, it is the digital image signal processor which consists of a means for transmitting the multiplier generating means for generating a multiplier which makes min the error of the created value and the true value of an attention pixel for every class, and the output of an infanticide means and the multiplier from a multiplier generating means.

[0012]

[Function] With reference to two or more nearby pixels, a class division can be performed according to the description of the partial image containing an attention pixel spatially [an attention pixel] and/or in time. As a class division, the direction where correlation of the partial image is strong is determined as a class. Such a class division can express the local description by a small number of classes.

[0013] At the time of subsampling, the coding equipment which decreases the number of transmission pixels by this invention determines the optimal multiplier to the image of one frame, and transmits this multiplier. In a receiving side, non-transmitting pixel data are interpolated by primary linearity association

which used a multiplier and transmission pixel data. Consequently, the precision of interpolation improves and a good restoration image can be created. Interpolation reflecting the local description of an image with a high precision can be performed by performing a class division with reference to the value of two or more surrounding transmission pixels of the pixel thinned out, and generating a multiplier for every class.

[0014]

[Example] The example which applied this invention hereafter to high efficiency coding which thins out and processes a transmission pixel is explained. Application of the processing which changes the video signal of standard definition into the video signal of a high definition besides this application, the processing to which an image is expanded electronically, the processing which detects the scene change in a video signal, the processing which forms the forecast in DPCM is possible for this invention.

[0015] In order to make an understanding of this invention easy, generation of the multiplier for interpolating subsampling and a non-transmitting pixel is explained first, referring to drawing 1 and drawing 2 . Drawing 1 shows an example of subsampling which can apply this invention. T1, T2, and T3 show three frames which continues in time. With each frame, subsampling of the eye grid pattern of 5 is made and the number of pixels is thinned out to one half. ** is

also made complementary [the phase of subsampling] by inter-frame. Subsampling shown in this drawing 1 is called space subsampling at 1 / 2:00. At drawing 1 , the location of a transmission pixel is expressed with O and O, the location of a non-transmitting pixel is expressed with x and the transmission pixel used for a class classification is expressed with O. That is, 14 pixels in 38 pixels are a reference pixel used also for a class division.

[0016] For example, the primary linearity joint model of 38 taps expresses the attention pixel (shown by +) which is one of the infanticide pixels contained in a frame T2. More specifically, the field of (5x5) of the same location is spatially started from frames T1 and T2 and T3, respectively. One three-dimension block is constituted by three fields. A multiplier is determined with the least square method so that it may explain to a detail by the following, and the square with error to the live data of the data with which the attention pixel of the center of a frame T2 is expressed with the primary linearity joint model of a transmission pixel and a multiplier, and is expressed by primary linearity association may serve as min. As an example, 1 set of multipliers of each class are determined by one frame, and transmission pixel data and a multiplier are transmitted.

[0017] In the model between space-time shown in drawing 1 , 38 transmission pixels are contained in total in the block including three fields. As shown in drawing 2 , the value of this transmission pixel is set to x_i ($i= 1, 2, \dots, 38$). And the

multiplier by which each of a transmission pixel can be multiplied is specified as $w_1 \dots w_{38}$, as shown in drawing 2 . Therefore, if the value of the attention pixel of a frame T2 is set to y , it is the primary linearity association $\sum_{i=1}^n x_i w_i$ of a transmission pixel and a multiplier about this value. It expresses. That is, the value y of the mid gear of a frame T2 is primary linearity joint $w_1 x_1 + w_2 x_2 + \dots + w_{38} x_{38}$ of the input pixel of 38 taps in this way... It is expressed by $\sum_{i=1}^n x_i w_i$. Multiplier w_i in a this primary linearity joint model If it attaches, that from which the square of the error of an actual value and the value expressed with primary linearity association becomes min is called for.

[0018] This undetermined coefficient w_i In order to determine, the formula of primary linearity association which assigned the value x_i ($i= 1, \dots, n$) of the transmission pixel of the block which shows an input image to drawing 1 when shifting 1 pixel at a time in the direction of space (a horizontal direction and perpendicular direction), and the actual value y_j ($j= 1, \dots, m$) of the attention pixel which is a candidate for interpolation, respectively is created. In an example here, it is ($n= 38$). For example, when asking for 1 set of multipliers from one frame, very many equations (an observation equation is called), i.e., the simultaneous equations of the number of pixels of one frame ($=m$), are created by shifting 1 pixel of logging of a block at a time to the image of one frame. In order to determine the multiplier of 38 pieces, the simultaneous equations of ($m= 38$) are

required at the lowest. The number m of an equation can be suitably selected on the balance of the problem of interpolation precision, and the processing time.

An observation equation is $XW=Y$. (1)

It comes out. X, W, and Y are the respectively following matrices here.

[0019]

[Equation 1]

$$X = \begin{bmatrix} x_{11} & x_{12} & \cdots & x_{1n} \\ x_{21} & x_{22} & \cdots & x_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ x_{m1} & x_{m2} & \cdots & x_{mn} \end{bmatrix}, \quad W = \begin{bmatrix} w_1 \\ w_2 \\ \cdots \\ w_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \cdots \\ y_m \end{bmatrix} \quad (2)$$

[0020] It asks for what makes an error with an actual value min as a multiplier w with the least square method. For this reason, the following remainder equation which added the remainder matrix E to the right-hand side of an observation equation is created. That is, it asks for the coefficient matrix W from which square of the element of the remainder matrix E in a remainder equation, i.e., a square error, becomes min in the least square method.

[0021]

[Equation 2]

$$XW=Y+E, \quad E=\begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix} \quad (3)$$

[0022] Next, each element w_i of a remainder equation (3) to the coefficient matrix W . The conditions for finding out the most probable value should just satisfy the conditions which square the m remainders corresponding to the pixel within a block, respectively, and make the total min. This condition is expressed by the following formula (4).

[0023]

[Equation 3]

$$e_1 \frac{\partial e_1}{\partial w_i} + e_2 \frac{\partial e_2}{\partial w_i} + \dots + e_m \frac{\partial e_m}{\partial w_i} = 0 \quad (i = 1, 2, \dots, n) \quad (4)$$

[0024] The undetermined coefficient w_1 which is the element of the coefficient matrix W which puts in n conditions and satisfies this, and w_2, \dots, w_n . What is necessary is just to find out. Therefore, it is [0025] from a remainder equation (3).

[Equation 4]

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_n} = x_{in} \quad (i = 1, 2, \dots, n) \quad (5)$$

[0026] It becomes. the conditions of a formula (4) -- i= -- if it stands about 1, 2, ...,
n -- respectively -- [0027]

[Equation 5]

$$\sum_{i=1}^n e_i x_{i1} = 0, \quad \sum_{i=1}^n e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^n e_i x_{im} = 0 \quad (6)$$

[0028] ***** The following normal equation is obtained from an equation (3)
and an equation (6).

[0029]

[Equation 6]

$$\left\{ \begin{array}{l} \left(\sum_{j=1}^m x_{j1} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ \left(\sum_{j=1}^m x_{j2} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ \vdots \\ \left(\sum_{j=1}^m x_{jn} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) w_2 + \dots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{array} \right. \quad (7)$$

[0030] The number of a normal equation (7) of unknowns is [only n pieces] a
certain simultaneous equations exactly. Thereby, it is most-probable-value slack
each undetermined coefficient w_i . It can ask. It is w_i [in / correctly / a formula
(7)]. It can solve, if the starting matrix is regular. In fact, the method of

elimination (alias name, sweeping out law) of Gauss-Jordan is used, and it is an undetermined coefficient w_i . It is asking. Thus, 1 set of multiplier for interpolation of a non-transmitting pixel is decided for every class by one frame, and this multiplier is transmitted.

[0031] When determining a multiplier as mentioned above, the class division reflecting the description of the partial image containing the attention pixel which is the object of interpolation is made. It is possible to use the value of the pixel referred to itself as this class division. However, when the value of each pixel is 8 bits, in the case of the reference pixel of N individual, the number of classes is set to $2^8 N$, and the number of classes increases very much. Consequently, the hardware for determining a multiplier becomes large-scale, and implementation is difficult.

[0032] The one approach of solving this problem is decreasing the number of bits of a reference pixel by compression coding. This approach can lessen the number of classes, when compressing each pixel like 1 bit, but on the other hand it may become inadequate [the precision of a class division]. Therefore, the number of classes does not become excessive but this invention performs the class division reflecting the description of a partial image.

[0033] The values of the reference pixel for the class classification expressed with O in drawing 1 are the value x_7 of the pixel of the same location as a frame

T1 and the attention pixel of T3, and the values x19, x20, x17, x22, x14, x25, x15, x24, x16, x23, x18, and x21 of the pixel in x 32 and a frame T2, as drawing 2 shows. and the difference of a pair of value which has aligned in each direction in these pixels -- detecting -- difference -- the direction where correlation is the strongest is detected from the absolute value of a value. That is, as shown in drawing 1 and drawing 3 , d6 of a perpendicular direction d0, a horizontal direction d1, four slanting directions d2, d3, d4, and d5, and the direction of time amount is made into the direction of correlation detection. The index of a triplet is generated, in order to consider as the class whose strongest direction of mutually related is that attention pixel and to direct this class. Since a triplet can have eight kinds of values, too much one is used as a class of the quiescence flat part d7.

[0034] Drawing 4 is the overall block diagram of an example which applied this invention to high-efficiency-coding equipment. The digital image data from an input terminal 1 thin out, a circuit 2 is supplied, and subsampling is made in the infanticide circuit 2. 1 / 2:00 space infanticide shown in drawing 1 are the example. The transmission pixel data from the infanticide circuit 2 are supplied to the encoder 3 of compression coding.

[0035] Compression coding is for lessening the amount of data of a transmission pixel more. For example, coding (ADRC) which was adapted for the dynamic

range concerning an applicant's for this patent proposal is used as compression coding. ADRC detects the maximum and the minimum value of a pixel for every block, and it asks for the dynamic range which is the difference, and it is the quantization step which was adapted for the dynamic range, and pixel data after removing the minimum value or maximum are quantized (refer to JP,61-144989,A). Degradation of an image can be suppressed even if it quantizes the pixel data within a block from local correlation of an image with the number of bits (for example, 4 bits) smaller than the original quantifying bit number (for example, 8 bits).

[0036] Other examples of compression coding are discrete Coding by Discrete Cosine Transformations (DCT). This quantizes the multiplier data required in carrying out cosine conversion of the pixel data of a block, and carries out variable length coding of the quantization output. Furthermore, various compression coding, such as DCT to which the motion compensation was added, may be used. The amount of data of transmission pixel data is lessened more as a result of compression coding. The output of an encoder 3 is taken out by the output terminal 5 as transmission code, and a local decoder 4 is supplied.

[0037] The transmission pixel data from the infanticide circuit 2 are supplied to the class classification circuit 6. As mentioned above, the class classification circuit 6 detects the strong direction of mutually related from the surrounding

reference pixel of an attention pixel, and generates the index of the triplet corresponding to the detected direction. Although the reference pixel for a class division is considered as the output (namely, transmission pixel) of the infanticide circuit 2, the output data of not only this but the local decoder 4 may be used for it. The index from the class classification circuit 6, the live data of the attention pixel from an input terminal 1, and the decode data of the transmission pixel from a local decoder 4 are supplied to the arithmetic circuit 7 of the least square method.

[0038] the arithmetic circuit 7 of the least square method -- x_i ***** -- the actual value of the pixel data thinned out and carried out, using decode data -- using -- the algorithm of the above-mentioned least square method -- for example, one frame -- 1 set of multipliers w_i It determines. The multiplier from an arithmetic circuit 7 is taken out by the output terminal 8. Although the coding output (code) and multiplier of a transmission pixel do not illustrate, it is sent out through a frame-ized circuit, a channel modulation circuit, etc. to a transmission line. Transmission lines are a communication line, magnetic recording/reconstructive processing, etc.

[0039] The data transmitted are the code and 1 set of multipliers which generated the transmission pixel which remained by $1/2$ infanticide in one frame by carrying out compression coding. The amount of information of this

multiplier can be disregarded compared with the amount of information of the code per frame. Compression of data is explained in an above-mentioned example. The amount of data can be reduced by half by subsampling shown in drawing 1 , and as compression coding, when ADRC which makes a quantifying bit number one half is adopted, the amount of data can be reduced by half by ADRC. As a result, the amount of data can be decreased to one fourth.

[0040] Drawing 5 shows the coding network of drawing 4 , and a corresponding decoder circuit. Although received data are not illustrated, in response to processing of a channel recovery, frame decomposition, etc., a code is supplied to the input terminal shown by 21, and a multiplier is supplied to the input terminal shown by 22. A code is supplied to the decoder 23 and the class classification circuit 27 of compression coding. The decode data from a decoder 23 are supplied to the time series conversion circuit 24 and the interpolation arithmetic circuit 25.

[0041] The class classification circuit 27 performs the same class division as the class classification circuit 6 in a coding network, and generates an index. This index is supplied to the interpolation arithmetic circuit 25, the multiplier directed by the index is used, and the value of a non-transmitting pixel is formed. When the class division is made using decode data in the case of coding, a class division is made using the output data of a decoder 23.

[0042] With the configuration of drawing 4 and drawing 5 , although the multiplier is determined on real time using input image data, study can also determine a multiplier beforehand. In that case, the image of a different pattern is used, a flexible multiplier is determined, and this is stored in memory as a fixed factor. This memory is prepared in the decryption circuit for interpolation of an attention pixel, and the fixed factor in memory is used. Furthermore, the configuration updated by the multiplier determined from the input image data which stores in memory the fixed factor determined by study, and actually transmits the multiplier of this memory is also possible.

[0043] Drawing 6 is the configuration of an example of the class classification circuits 6 and 27. The digital image signal from the infanticide circuit 2 is supplied, and the time series conversion circuit 11 for carrying out synchronization of the data which constitute the model between space-time, i.e., the data used for a surrounding class division of an attention pixel, is formed. It is a subtractor 120-126 for every data of the pair which aligns in the same direction by the data from the time series conversion circuit 11. It is supplied, respectively. subtractor 120-126 as follows -- the difference of the data of a pair -- a value is formed.

[0044]

Subtractor 120: $x_7 - x_{32}$ [0045] : $x_{17} - x_{22}$, subtractor 121 : $x_{19} - x_{20}$ subtractor 122 : $x_{14} - x_{25}$, subtractor 123 : $x_{18} - x_{21}$ subtractor 124 : $x_{16} - x_{23}$, subtractor

125 : x15-x24 subtractor 126 these subtractors 120-126 the formed difference -- a value shows the inclination of level change of the small field image containing the attention pixel y. difference -- this inclination is small when a value is small, i.e., difference, -- direction d0 -d6 by which the value was generated Correlation of which direction means a strong thing. subtractor 120-126 respectively -- since -- difference -- a value -- absolute value-ized circuit 130-136 it supplies -- having -- difference -- a value is changed into an absolute value. absolutely -- difference -- a value supplies the minimum value detector 14 -- having -- seven pieces -- absolutely -- difference -- the minimum value in a value is detected. This detection result shows the direction where correlation is the strongest, and this detection result is supplied to a selection circuitry 17.

[0046] furthermore, absolute value-ized circuit 130-136 from -- absolutely -- difference -- a value -- comparator 150-156 It is supplied, respectively. comparator 150-156 **** -- threshold Th is supplied. Comparator 150-156 A comparison output is supplied to the quiescence flat part detector 16. this detector 16 -- all -- absolute -- difference -- a value is smaller than threshold Th -- quiescence flat part d7 ***** -- it detects. Namely, seven direction d0 -d6 It means that an image is flat that any level change is smaller than threshold Th, and it means that it is a static image that level change of the direction of time amount is also smaller than threshold Th. This detection result is supplied to a

selection circuitry 17.

[0047] For a selection circuitry 17, the object of a class division is the quiescence flat part d7. When detected by carrying out, the detection result of a quiescence flat part is outputted preferentially, and if that is not right, the detection result of the minimum value detector 14 will be outputted. The coding circuit 18 generates the index of three bit codes in response to the output signal of a selection circuitry 17.

[0048] Next, with reference to drawing 7 , the arithmetic circuit 7 of the least square method is explained. The data xi which the output signal of the infanticide circuit 2 is supplied and constitute the model between space-time as shown in drawing 7 , i.e., data used for live-data y of an attention pixel, and primary linearity association, The time series conversion circuit 31 for carrying out synchronization is formed. The data from the time series conversion circuit 31 are supplied to the multiplier array 32. The addition memory 33 is connected to the multiplier array 32. An index is supplied to a decoder 35 and the class information from a decoder 35 is supplied to the addition memory 33. These multiplier arrays 32 and the addition memory 33 constitute a normal equation generation circuit.

[0049] The multiplier array 32 performs the multiplication of each pixels, and the addition memory 33 consists of the adder arrays and memory arrays to which

the multiplication result from the multiplier array 32 is supplied. Drawing 8 is the concrete configuration of the multiplier array 32. In drawing 8, a square cell expresses a multiplier so that one of them may be expanded and shown. The multiplication of each pixel is performed in the multiplier array 32, and the result is supplied to the addition memory 33.

[0050] The addition memory 33 to which the multiplication result of the multiplier array 32 is supplied consists of adder array 33a and memory (or it is the same as that of register and the following) array 33b, as shown in drawing 9. The parallel circuit of memory array 33b of the number equal to the number (this example 8) of a class is connected to adder array 33a. An output (class) is answered from the index decoder 35, and one memory array 33b is chosen. Moreover, the output of memory array 33b returns to adder array 33a. A sum-of-products operation is made by these multiplier arrays 32, adder array 33a, and memory array 33b. A memory array is chosen for every class determined by the index, and the contents of the memory array are updated by the result of a sum-of-products operation.

[0051] w_i of the above-mentioned normal equation (7) If the term of the starting sum-of-products operation is seen and an upper right term will be reversed, it will become the same thing as the lower left. Therefore, what is necessary is to divide (7) types aslant and to calculate only the term included in an upper

triangle part. As the multiplier array 32, adder array 33a, and memory array 33b are shown in drawing 8 and drawing 9 from this point, it has the multiplication cell or memory cell needed for calculating the term included in an upper triangle part.

[0052] A sum-of-products operation is performed as an input image comes as mentioned above, and a normal equation is generated. The result of each item of the normal equation for every class is remembered to be a class by memory array 33b which corresponds, respectively, next each term of this normal equation sweeps it out, and it is calculated by the CPU arithmetic circuit 34 of law. A normal equation (simultaneous equations) is solved by the operation using CPU, and the multiplier which is the most probable value can be found. This multiplier is outputted.

[0053] The interpolation arithmetic circuit 25 prepared for a decryption is for interpolating a non-transmitting pixel, and drawing 10 is the configuration of the example. The coefficient memory shown by 40 memorizes the multiplier group of each class for every frame, and outputs the multiplier group chosen by the class information from the index decoder 36. This multiplier group $w_1 \sim w_n$ A register is minded, respectively and it is $371 \sim 37n$ of multipliers. It is supplied as an input of one of these. $371 \sim 37n$ of multipliers As an input of another side, it is pixel data $x_1 \sim x_n$ summarized by the time series conversion circuit 38. It is supplied. $371 \sim 37n$ of multipliers An output is added with an adder 39. The estimate y of an attention

pixel $(=x_1 w_1 + x_2 w_2 + \dots + x_n w_n)$ is obtained from an adder 39.

[0054] The approach of a class classification is not restricted to what is shown in above-mentioned drawing 3 and above-mentioned drawing 6 . Other approaches of a class classification are explained below. Drawing 11 and drawing 12 correspond with drawing 1 and drawing 3 . The model for drawing 11 and drawing 1 being the same, and determining the pattern of subsampling and a multiplier is shown.

[0055] Drawing 12 shows the direction of detection of correlation of the small field containing an attention pixel. d0 -d6 It is the same as that of an above-mentioned example. And d7 It carries out and the weighted average efficiency of the value of two or more pixels used for the class division is adopted. moreover -- as the approach of a class division -- the interpolation value and weighted average efficiency of each direction -- generating -- the difference of this and the actual value of an attention pixel -- a value is detected, respectively. this -- absolute -- difference -- the direction of mutually related is detected from the minimum thing of a value.

[0056] Drawing 13 is other examples of a class classification circuit. The digital image signal from the infanticide circuit 2 is supplied, and the time series conversion circuit 51 for carrying out synchronization of the data which constitute the model between space-time, i.e., the data used for the class division of the

value y of an attention pixel and the circumference of it, is formed. It is an adder 520-526 for every data of the pair which aligns in the same direction by the data from the time series conversion circuit 51. It is supplied, respectively. Adder 520-526 One half of the values of the sum of two inputs are outputted.

[0057] Furthermore, the value of all the reference pixels for a class division is an adder 527 after weighting of weight $k_0 - k_{13}$ is carried out. It is supplied. Weighting-factor $k_0 - k_{13}$ are the relation of those sums ($k_0 + k_1 + \dots + k_{13} = 1$). Moreover, the value of weighting-factor $k_0 - k_{13}$ had the spatial distance of an attention pixel and a reference pixel etc. taken into consideration. Adder 520-527 An output is a subtractor 530-537. It is supplied, respectively. These subtractors 530-537 Adder 520-527 An output signal and an error with a true value y are generated. Subtractor 530-537 An output signal is the absolute value-ized circuit 540-547. It is supplied and is changed into an absolute value. These absolute value-ized circuits 540-547 An output signal is shown below.

[0058]

absolute-value-izing -- circuit 540 $|y - 1/2|$: $x_{17} - x_{22}$ | absolute value-ized circuit 541 : $|y - 1/2|$ | absolute value-ized circuit 542 $(x_{19} - x_{20})$: $|y - 1/2|$ | $(x_{14} - x_{25})$ absolute value-ized circuit 543 : $|y - 1/2|$ | $(x_{18} - x_{21})$ absolute value-ized circuit 544 : $|y - 1/2|$ | $(x_{16} - x_{23})$ absolute value-ized circuit 545 : $|y - 1/2|$ | $(x_{15} - x_{24})$ absolute value-ized circuit 546 : $|y - 1/2|$ | $(x_7 - x_{32})$ absolute value-ized circuit

547 : $|y - (k_0 x_{17} + k_1 x_{22} + k_2 x_{19} + k_3 x_{20} + k_4 x_{14} + k_5 x_{25} + k_6 x_{18} + k_7 x_{21} + k_8 x_{16} + k_9 x_{23} + k_{10} x_{15} + k_{11} x_{24} + k_{12} x_7 + k_{13} x_{32})|$ [0059] these absolute value-ized circuits 540-547 from -- absolutely -- difference -- a value shows the error when interpolating the attention pixel y by the surrounding pixel. Therefore, it is thought that it is searching for the strong direction of correlation of the small field containing an attention pixel and identification to detect the direction which was most suitable for asking for a interpolation pixel. absolute value-ized circuit 540-547 from -- absolutely -- difference -- a value supplies the minimum value detector 58 -- having -- eight pieces -- absolutely -- difference -- the minimum value in a value is detected. The direction where correlation is the strongest is shown, this detection result is supplied to the coding circuit 59, and the index of three bit codes generates this detection result from the coding circuit 59.

[0060] While the index from the coding circuit 59 is supplied to the arithmetic circuit 7 of the least square method, it is taken out by the output terminal 9 and transmitted with a code and a multiplier. The class classification circuit shown in drawing 13 needs the actual value y of an attention pixel for a class division. In a decryption circuit, since this value y is not known unlike a coding network, a class division cannot be carried out based on a interpolation error. Therefore, it is necessary to transmit an index for every non-transmitting pixel.

[0061] In addition, when searching for the direction where correlation is strong, it

is not necessary to set up the direction of the radial centering on an attention pixel. As horizontal, the direction containing pixels x16, x17, and x18 and the direction containing pixels x21, x22, and x23 are set up. For example, as a perpendicular direction The direction containing pixels x14, x19, and x24 and the direction containing pixels x15, x20, and x25 are set up. As a direction of slant The direction containing pixels x15, x17, x19, and x21, the direction containing pixels x18, x20, x22, and x24, the direction containing pixels x14, x17, x20, and x23, and the direction containing pixels x16, x19, x22, and x25 may be set up.

[0062] And the value of a degree type is calculated about each direction.

$$H = 1/2\{|x_{17} - 1/2(x_{16} + x_{18})| + |x_{22} - 1/2(x_{21} + x_{23})|\}$$

$$V = 1/2\{|x_{19} - 1/2(x_{14} + x_{24})| + |x_{20} - 1/2(x_{15} + x_{25})|\}$$

$$D1 = 1/4\{|x_{17} - 1/2(x_{14} + x_{20})| + |x_{20} - 1/2(x_{17} + x_{23})| + |x_{19} - 1/2(x_{16} + x_{22})| + |x_{22} - 1/2(x_{19} + x_{25})|\}$$

$$D2 = 1/4\{|x_{17} - 1/2(x_{19} + x_{15})| + |x_{19} - 1/2(x_{21} + x_{17})| + |x_{20} - 1/2(x_{22} + x_{18})| + |x_{22} - 1/2(x_{24} + x_{20})|\}$$

[0063] Although the circuit which calculates these values is not illustrated, an adder circuit, a subtractor circuit, a bit shift circuit, and an absolute value-ized circuit can constitute it. These values show the thing with strong (there is constancy) correlation of the direction, so that they are small. Then, this value of four pieces is compared and H makes the minimum class a class 0. V makes the

minimum class a class 1. D1 makes the minimum class a class 2. D2 makes the minimum class a class 0. However, when the value of four pieces is compared and the two or more equal minimum values are detected mutually, according to the priority set up beforehand, correlation determines a strong direction.

[0064] Since the number of classes is four pieces, an index is 2 bits. Moreover, since a class division is performed using the value of a transmission pixel, the same algorithm as a transmitting side can perform a class division by the receiving side, and it is not necessary to transmit an index. Not only about four classes but about the direction of space, a finer direction may be set up or more numbers of classes, such as investigating correlation of the direction of time amount, may be set up.

[0065] Moreover, although subsampling shown in drawing 1 is used as the model in above-mentioned explanation, this invention is applicable to various subsampling other than this. For example, it is applicable also to piece dropping [which omits transmission of one frame in two continuous frames].

[0066] Furthermore, this invention is applicable also to field offset subsampling as shown in drawing 14 . In drawing 14 , a continuous line is Rhine of the 1st and 3rd fields, and a broken line is Rhine of the 2nd and 4th fields. One fourth of subsampling is made in each field. The transmission pixel is expressed with the field number and the corresponding notation at drawing 14 . Moreover, the

sampling position can be giving offset as it is also at the regularity shown in drawing. When adopting such subsampling and decreasing the amount of data to one half by compression coding, the transmission amount of data can be compressed into one eighth as a whole.

[0067] Furthermore, although the above-mentioned example made 1 set the undetermined coefficient for which it asks at one frame, according to the local description of an image, it may subdivide in space, and it may ask one frame for two or more sets of multipliers, and may transmit this. You may make it transmit more nearly further the multiplier which enables interpolation of a layered structure.

[0068]

[Effect of the Invention] The direction [field / which contains an attention pixel although this invention performs a class division / small] where correlation is the strongest is detected, and it is made into the class so that clearly from the above explanation. Therefore, the local description of this small field can be expressed with the class of the practical number.

[0069] Moreover, according to the high-efficiency-coding equipment by this invention, the infanticide and compression coding by subsampling are combined and high compressibility can be realized. Since ** is also asking for the optimal multiplier for interpolating by primary linearity association by the transmitting side,

this invention can do quality of a restoration image as compared with using an interpolation filter as it is good. Furthermore, by performing the class division which used the surrounding transmission pixel of a non-transmitting pixel, and computing the multiplier corresponding to this class, the optimal multiplier can be determined for every class and the image quality of a restoration image can be improved.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is an approximate line Fig. for explaining the pixel used for an example of the pattern of subsampling which can apply this invention, and a class classification.

[Drawing 2] It is the approximate line Fig. showing the multiplier of primary linearity association to a transmission pixel and it.

[Drawing 3] It is an approximate line Fig. for explanation of an example of a class classification.

[Drawing 4] It is the block diagram of an example of the high-efficiency-coding equipment with which this invention was applied.

[Drawing 5] It is the block diagram of the decode equipment of high efficiency coding shown in drawing 4 .

[Drawing 6] It is the block diagram of an example of a class classification circuit.

[Drawing 7] It is the block diagram of an example of the arithmetic circuit of the least square method.

[Drawing 8] It is an approximate line Fig. for explaining the multiplier array contained in the arithmetic circuit of the least square method.

[Drawing 9] It is an approximate line Fig. for explaining the adder array and memory array which are contained in the arithmetic circuit of the least square method.

[Drawing 10] It is the block diagram of an example of the interpolation arithmetic circuit included in decode equipment.

[Drawing 11] It is an approximate line Fig. for explaining the pixel used for an example of the pattern of subsampling which can apply this invention, and a class classification.

[Drawing 12] It is an approximate line Fig. for explanation of other examples of a class classification.

[Drawing 13] It is the block diagram of other examples of a class classification circuit.

[Drawing 14] It is an approximate line Fig. for explaining other examples of the

subsampling pattern which can apply this invention.

[Description of Notations]

2 Infanticide Circuit

3 Encoder

4 Local Decoder

6 27 Class classification circuit

7 Arithmetic Circuit of Least Square Method

23 Decoder

25 Interpolation Arithmetic Circuit